

株式会社アドバンテスト  
IR 技術説明会 質疑応答要旨

2020 年 12 月 21 日(月)

- Q: イメージセンサー業界は今後、メモリ回路やロジック回路をセンサー部と 3 次元集積する方向へ向かう。このイメージセンサーのウエハ積層技術は周辺回路含めたテスト回数を伸ばし、結果、テスト市場拡大につながっていくか？
- A: 積層デバイスはテストしないとならない回路が増える分、テスト時間も伸びる。ただ現状も、イメージセンサーとロジック回路はウエハを貼り合わせた後同時に試験されているが、試験時間のかなりはイメージセンサー部の画像試験時間。従って、イメージセンサーの積層化はポジティブであるが、それによって需要が大幅に伸びていくというイメージは現状ない。
- Q: 指紋認証、顔認証といった技術はどのような影響をテスト市場に及ぼしていくか？
- A: 足元は、タッチセンサー機能をディスプレイ・ドライバ IC (DDIC) に組み込む (TDDI 化) ことでのテスト時間の長時間化が進行中。タッチセンサー試験のためのランプ波とロジックの 2 つの試験が DDIC のテストに加わることで、ロジック試験に従来比約 2~3 倍のテスト時間を要している。指紋センサーを組み込むとさらにアナログの試験が追加が必要となり、試験時間はさらに増加しよう。
- Q: 御社の米国競合は、OTA (Over the Air) やアンテナインパッケージのテスト需要に今後期待をしているようだ。御社はこれら領域での事業機会をどうみているか？
- A: ミリ波を含めて 5G RF のテストはお客様と一緒に技術開発が必要。5G は、ミリ波になると、必要とするアンテナ数が伸びていく。加えて 5G RF のテスト手法には、同時測定のみなどでこれから確立される要素が多い。現在、お客様と議論しながら事業展開を図っているが、間違いなく今後大きな事業機会になると我々も考えており、期待している。
- Q: V93000 EXA Scale の競合比での強み、顧客から好評を博している点を確認したい。
- A: 競合製品との直接的な性能比較は差し控えたいが、V93000 EXA Scale は全てのパフォーマンスで上回っていると考えている。今回プラットフォームを一新したことで、スピード、メモリ容量、スループットなど、AI や機械学習といった成長領域のあらゆる半導体テストニーズに強みを持っている。ただ、長所はそれにとどまらない。過去からの強みであるパワー系から RF までのカバー範囲の広さを維持しつつ、顧客が蓄積してきたテスト資産の互換性を重視して開発したことで、V93000 の幅広い顧客ベースや 8,000 台以上あるインストールベースを今後の強みとして継承した製品となっている。ハードウェアスペックのみならず、これら総合力でもって差別化されていると考えている。

- Q: 車載関連は顧客が保守的な市場という印象を持っている。この市場での御社の顧客開拓戦略、および今後のシェア上昇についての期待感を教えてほしい。
- A: 仰る通り、車載関連の顧客はテストを一度採用すると10年以上使用するため、テストのスウィッチングにかなりの時間を要する。しかし、長年のV93000、T2000両プラットフォームでの開拓が奏功し、当社は顧客数を大きく増やすことができている。市場シェアとして表れるのは時間がかかるが、当社の顧客数は競合を上回っていると考えている。
- また先日、オートメーション・テスト・セル・システムについての顧客との共同プロジェクトのプレスリリースを出した。顧客によっては工場自動化指向が強く、このことは、ハンドラなどとのワンストップショップで総合的なサポートを訴求できる当社の戦略上のカギとなる。
- テクニカルな観点では、車載のハイエンドデバイスが多ピン化とともに、(テストとデバイスを接続する周辺回路である)ロードボードが複雑化しており、これも課題となっている。当社のV93000やT2000はそれらのボードを簡単に設計でき、また演算処理が速くスループットが優れており、車載関係の顧客に採用メリットを感じていただけていると考えている。
- Q: 今後のSoCテスト市場では、どのアプリケーションの成長率が高いと考えているか？
- A: 短期では、車載・産機・民生向けでCOVID-19による需要低迷からの回復感があり、需要が高まってきている印象。長期では、5GやHPCのハイエンド領域の成長率が高いと考える。さらに先にはミリ波関連の需要の波にも期待している。
- Q: 今後、モバイル向けとデータセンター向けで需要規模はどちらが大きいとみているか？
- A: 巨大なスマホ市場を背景として、アプリケーション・プロセッサなどモバイル向けが大きい。しかしデータセンター向けのHPCでも最先端プロセス採用が進み、テスト時間が伸びている。当社はリーディングカスタマーと伸びゆくテスト時間をどうリーズナブルにできるか、議論している。興味深いのは、過去一貫して汎用性が追求されてきたデバイス進化の方向性に、専用性を志向する兆候が見えている点。このように顧客がさまざまなアプローチを志向しテスト手法も多様化する中では、あらゆるデバイスに対応可能かつフレキシブル性に優れた製品の市場投入が、プラットフォーム戦略上重要となる。それを体現するのがV93000 EXA Scale。
- Q: 今後のSoCテストとSLT(システムレベルテスト)とのシナジーについて見方を伺いたい。
- A: 複雑なデバイスに対しては、End to Endのテスト・ソリューションが必要な方向性。半導体のトランジスタ数増大に伴い、ATE(半導体試験装置)のテストでカバーしきれないトランジスタが発生してしまうことが目下、顧客の悩みとなっている。SLTの目的は品質向上とテストカバレッジ拡充であるが、ただSLTを追加するだけではテストコストが上昇してしまう。ATEとSLTのテストカバレッジを相互補完・最適化することが求められている。そうした中、ATEとSLT両方を提供できる当社は、顧客の課題解決を唯一実行できるポジションにいると考えて

いる。当社の SoC テスタの事業戦略と SLT の事業戦略は深く結びついており、大きなシナジーを生み出せる可能性がある。

Q: 車載関連での顧客数は、この 3-5 年前と比較してどの程度増加したのか、実績を教えてください。

A: 新ソリューション投入効果で、この 10 年間に、車載半導体を手掛けている大手メーカーのほぼ全てに採用をいただいた。現在は、顧客内の深掘りを目指すフェーズに移行している。テストセルソリューション提供などを通じ、さらなるシェア拡大を目指すステージにある。

Q: SoC 半導体の進化に応じたテストの課題のひとつに、「解析能力の向上」というキーワードを示している。このあたり、今後どうハード販売主体のビジネスモデルが変わっていくのか、PDF ソリューションズ (PDF) との連携を含めた中長期戦略についてご説明をいただきたい。

A: 我々は計測器メーカーを出自としており、1つ1つの電気測定に非常なこだわりを持つ一方、今後はデータをいかに活用するかという時代に入っていると認識。半導体後工程はデータの活用余地がまだ多分にあり、半導体の複雑化に伴い毎日莫大な量の製造データが生成される中、PDF との提携には非常に期待している。PDF と提携して構築した「Advantest Cloud」で、設計段階から SLT までデータ収集できる体制を当社は整えており、現在サイロ化されている半導体製造プロセス全体のインテリジェント化、それに基づくテストの最適化などを視野に入れた、測定とデータのシナジーを今後は模索していく。データに絡めてのテストセルのオートメーション化は顧客にとって外せないピースとなっていており、テスタ本体のみならず周辺機器やソフトウェアまで、今後は当社のビジネスが大きく変革していく方向ではないか。

Q: 過去、テスト容易化技術 (SCAN テスト含めた DFT の採用) が採用され、結果テスタ市場が縮小した時期があった。現在は半導体の用途が拡大していることもあり、市場縮小リスクは過去に比べ大きくないと思うが、御社としてはこのあたりの事業リスクをどう見ているか？

A: 確かにテスト容易化技術の採用が市場縮小につながった時期があり、当社としても怠りなく注意は払っている。しかし本日ご説明差し上げたように、今はデータの時代、いろいろな IP の融合が図られる時代へと変わった。半導体の微細化や先端パッケージの採用が SCAN テストパターンの増大などをもたらしており、従来のテスト能力のままでは半導体市場は産業としてより困難を迎えることになる。テスタベンダーとしては、半導体試験における能力強化とコスト増のベストバランスをいかに探るかが課題となる。そうした中、市場縮小リスクは、あるとは思いますが小さくなっている。リーディングカスタマーとの議論においては、むしろビジネス機会の方が大きくなっていると感じる。

Q: SoC テストにとって、特に HPC アプリケーションである GPU や CPU において、Binning test など選別方法の多様化は恩恵があるのではないかと考えているが、いかがか？

A: 過去、テスト市場のインテンシティ・レシオが下がっている頃は、テストはパス／フェイルだけの確認が主体だった時代もあった。しかし現在は、計測データが価値を生むとみている顧客が増加している。実はパス／フェイルのデータだけではデータとしてあまり価値がなく、今後はそのような製造パラメーターがどのようなテスト結果となったかをデータとしてクラウドにあげ、フィードバックするのがキーとなるし、当社が PDF と提携した背景でもある。HPC 領域でこのような需要が今後増えることを期待している。

Q: V93000 の性能は、過去 10 年でどの程度上昇してきたかを確認したい。また、今後 5 年・10 年でどの程度性能改善が進むと考えているか。

A: 一世代前の V93000 Smart Scale は約 10 年前にリリースされ、モジュールアップグレードを行いながら、現在も主要なテストプラットフォームとして使用されている。V93000 EXA Scale も、将来のデバイストrendを見据えて先端パッケージや並列処理アーキテクチャの採用などの技術的なチャレンジを行い、10 年先の顧客要求にも応えられる性能を備えたプラットフォームとして開発した。スペック面では、ピン数増加(128 ピンから 256 ピンへ)、最高動作周波数の引き上げ(1.6Gbps から 5Gbps へ)が特長として挙げられる。

Q: テスタスペックの決め方を確認したい。今回の性能アップ幅は、御社の技術ペースによるものなのか。外部からは、テスタ側の構造変化とデバイス側の進化は、タイミングドンピシャでないが同じ流れになっていると感じる。結果的に、テスト時間は平均してあまり変わらない。

A: 一般的にはそのような流れだが、5nm/4nm/3nm など、デバイスの先端プロセス採用に伴う産業課題解決のために、顧客からは新プラットフォームを求める声があがっていた。成熟プロセスではテストが不要であるような部分も、先端プロセスの採用に伴って顧客はテストしないとならず、これがテストアイテムの増加およびテストタイム伸長に繋がっている。

Q: 決して顧客は無駄にテストコストを掛けているわけではなく、そもそもテストしたいアプリケーションが増えており、そのためテストインテンシティが上昇している。そうした中で求められるテストニーズに御社は応えている、という状況ということか。

A: そう考えている。

以上

※本資料に記載されている内容は、IR 技術説明会の質疑をもとに当社の判断で要約したものです。また本資料には、将来の事象についての、当社の現時点における期待、見積りおよび予測に基づく記述が含まれておりません。これらの将来の事象に係る記述は、当社における実際の財務状況や活動状況が、当該将来の事象に係る記述によって明示されているものまたは暗示されているものと重要な差異を生じるかもしれないという既知および未知のリスク、不確実性その他の要因が内包されており、当社としてその実現を約束する趣旨のものではありません。