



# 株式会社アドバンテスト インベスターズガイド

2025年1月29日

## 目次

### Overview

#### Chapter 1. 売上構成

- 半導体・部品テストシステム事業
- メカトロニクス関連事業
- サービス他

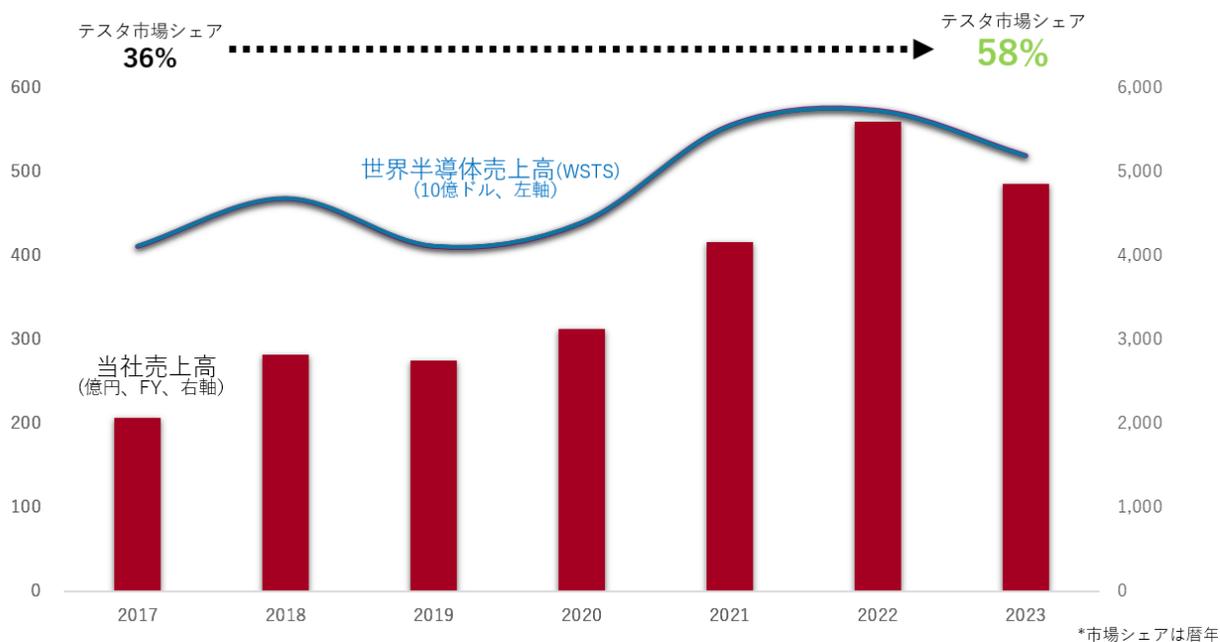
#### Chapter 2. ビジネスモデル

- 顧客基盤
- テスト工程とテストの役割
- 製品ポートフォリオ

#### Chapter 3. 競合環境

#### Chapter 4. 中期経営計画

## Overview



上の表は当社の過去7年間の世界半導体売上と当社売上の推移を示しており、相関性があることが見て取れる。2022年までの直近3年間はコロナ禍によるデジタル化の加速で、半導体とテストの市場が共に大きく成長したものの、2023年はコロナ特需の反動もあり、半導体市場は調整局面となり、テスト市場も縮小した。中長期的には、半導体市場の持続的な成長とともに、当社の売上也変動しつつも拡大することが予想される。また、上の表から半導体市場および当社売上はシクリカルであることも見て取れる。なお、この間、当社の世界市場シェアは伸長し、2023年には58%に達した。

本稿では、当社売上の構成、成長ドライバ、市場の特性、ビジネスモデル、競合環境等について解説を試みる。

## Chapter 1. 売上構成

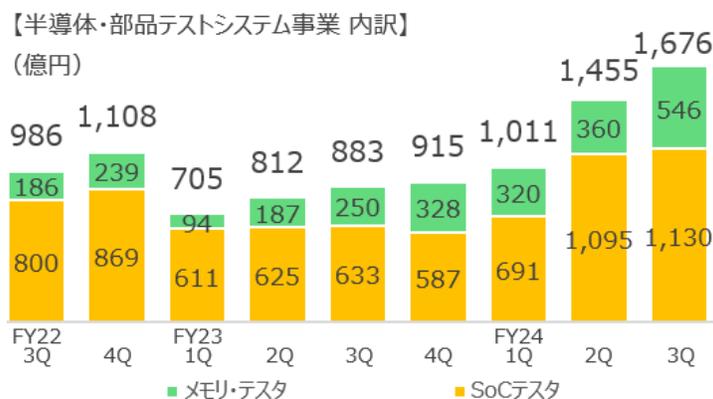
当社の事業セグメントは、①半導体・部品テストシステム事業、②メカトロニクス関連事業、③サービス他で構成される。主力事業は、半導体・部品テストシステム事業である。

セグメント別売上のヒストリカル推移はおおよびセグメント内容は以下の通り。

### 四半期売上高 事業セグメント別



### 半導体・部品テストシステム事業



主要事業である半導体・部品テストシステム事業はSoCテスタ事業とメモリ・テスタ事業の2つに大別される。歴史的にメモリ・テスタ事業を主力に展開していたものの、2000年代からSoCテスタ事業の強化に着手。2011年のVerigy買収も寄与し、現在ではSoCテスタ事業がセグメント売上の過半を占める。半導体製造プロセスにおけるテスト工程については、Chapter 2をご参照いただきたい。

## SoC テスタ事業

SoC テスタ事業は、アプリケーション別に区分され、主に「コンピューティング・通信」と「車載・産業機器・民生・DDIC」の2つに分けて開示されている。以下は、SoC テスタ事業の売上構成比を示している。

アプリケーション別内訳	FY21	FY22	FY23	FY24(予)
コンピューティング・通信	60%	65%	60%	90%
車載・産業機器・民生・DDIC*	40%	35%	40%	10%

\* DDIC:ディスプレイ・ドライバーIC

内訳比率は実数ではなく、5%近似値で丸めて表示しています

「コンピューティング・通信」の「コンピューティング」には、HPC や AI 等の最先端プロセスデバイス、通信にはスマートフォン向けアプリケーションプロセッサ（APU）が主に含まれ、「車載・産機・民生・DDIC」には、車載向け、産業用および民生用向けの幅広い用途向け半導体に加え、ディスプレイ・ドライバーIC（DDIC）向けも含まれる。なお、「コンピューティング・通信」でテストする半導体は最先端プロセスを使う高性能半導体为主である一方、「車載・産機・民生・DDIC」は成熟プロセスを使うコモディティ半導体が多い。



## SoC テスタ市場規模の推移

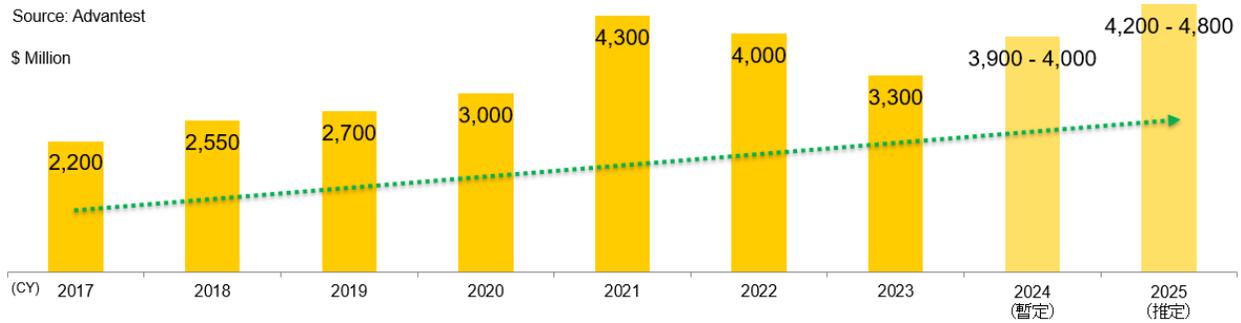
中長期的に見ると、SoC テスタ市場規模は上下変動を繰り返しながらも、拡大している。

SoC テスタ市場は顧客の設備投資額により規模が上下するシクリカルな構造を持ちつつも、半導体需要の裾野拡大によりシクリカル性は縮小していると考えられる。市場規模については、後述する需要構造の変化を背景に中長期では成長基調で推移すると予想される。市場シェアについては、競合環境セクションをご参照いただきたい。

なお、当社はシクリカルな市場特性への対策として、顧客基盤と製品ポートフォリオの拡充および対象アプリケーションの強化を図り、業績振れ幅の軽減に努めている。

Source: Advantest

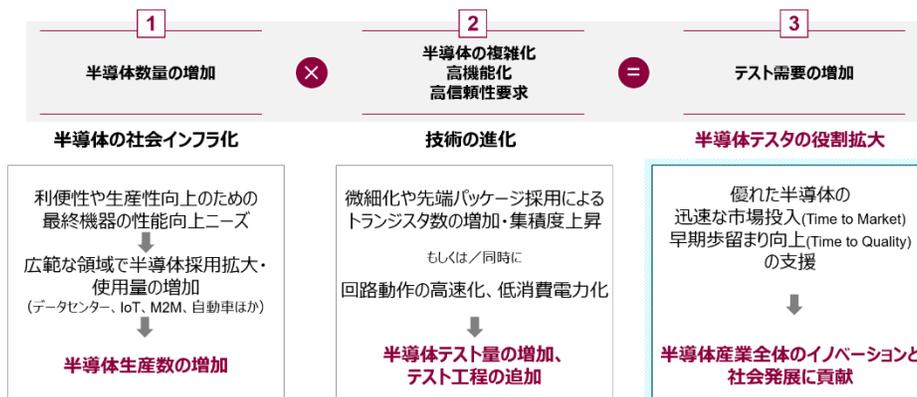
\$ Million



SoC テスト需要は、キャパシティ増強ペース（キャパシティ・バイ）と半導体の性能進化サイクル（テクノロジー・バイ）から形成される。半導体需要の裾野拡大によるテスト需要の増加に加え、半導体の複雑化に伴う信頼性確保の必要性もテスト需要をけん引している。また、半導体の微細化、複雑化、低消費電力化へのチャレンジで、テスト効率改善の難易度が上昇していることも追い風である。

キャパシティ増強ペースは、半導体メーカー各社の生産計画、被試験デバイス個々の設計・製造習熟度、試験効率の改善状況、ファブレス企業の試験委託先選定・切り替え予定などに影響される。昨今では、地政学リスクを背景とした各国政府による半導体国産化の動きも、キャパシティ・バイに寄与する要因と考えられる。

一方、テクノロジー・バイによる需要は、スマホの性能向上や HPC/AI/機械学習といった技術進化を背景に、年々高まっている。これらは半導体の微細化、システム化、先端パッケージ化に代表される複雑化を促し、トランジスタ数の増加・集積度上昇によるテスト量の増加やテスト工程の追加をもたらしている。



## メモリ・テスト事業

メモリ・テスト事業は、アプリケーション別内訳は主に DRAM 向けと不揮発性メモリ(Non-volatile memory)向けとなっている。更には、DRAM 向けおよび不揮発性メモリ向けで、それぞれ前工程と後工程に区分される。前工程と後工程の詳細については、テスト工程のセクションをご参照いただきたい。以下は、メモリ・テスト事業の売上構成比を示している。

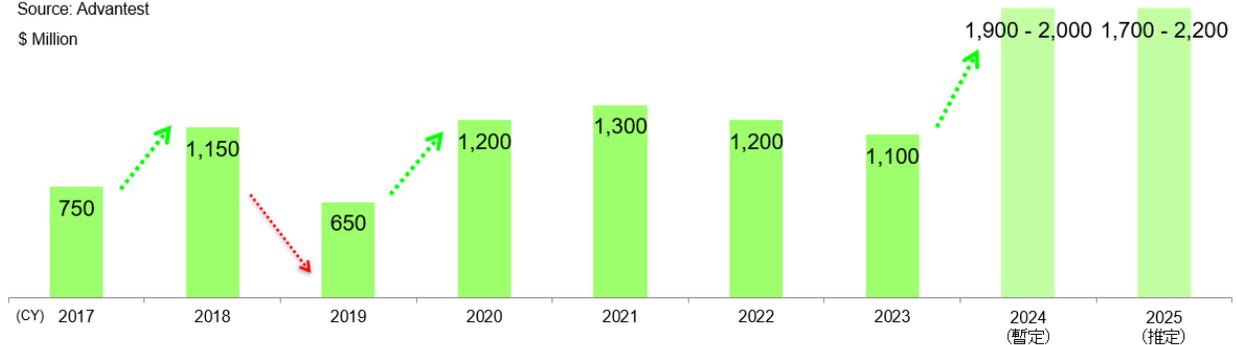
アプリケーション別内訳	FY21	FY22	FY23	FY24(予)
DRAM	60%	60%	90%	95%
不揮発性メモリ	40%	40%	10%	5%

内訳比率は実数ではなく、5%近似値で丸めて表示しています

## メモリ・テスト市場規模の推移

メモリ・テスト市場はシクリカル性が相対的に顕著な市場ではある。しかしながら、SoC テスタ市場と同様に、メモリ・テスト市場においても用途の裾野の広がりや技術進化を受けた品質保証要求の高まりが、市場規模の変動幅を縮小させる方向に働いている。市場シェアについては、競合環境セクションをご参照いただきたい。

Source: Advantest  
\$ Million



メモリ・テストの需要は基本的に、業界のビット成長率とメモリ帯域幅（データ伝送速度）の改善ペースによって決まる。これは、チップのビット量が増えるとテストする時間が伸び、帯域幅の増大により高速化が進展するためだ。メモリ大容量化とインターフェース高速化に加えて、メモリの動作信頼性改善のトレンドも、重要な需要決定因子となっている。

## メカトロニクス関連事業

メカトロニクス関連事業は、デバイス・インタフェース事業、テスト・ハンドラ事業、ナノテクノロジー事業から構成される。前者二事業は半導体デバイスを搬送するメカトロニクス応用製品のテスト・ハンドラおよび被測定物とのインタフェースであるデバイス・インタフェースを含み、いずれも半導体テストの売上と連動する傾向がある。一方、ナノテクノロジー事業は、電子ビーム制御技術を応用した走査型電子顕微鏡事業を手掛けている。用途としては、半導体製造前工程で使われるフォトマスクやウエハ上の配線パターン寸法の測定等が挙げられる。

## サービス他事業

サービス他事業は、サポート・サービスとシステムレベルテスト事業から構成される。前者は顧客に設置された半導体・部品テストシステム事業製品およびメカトロニクス関連事業製品に関するサービス事業を展開している。

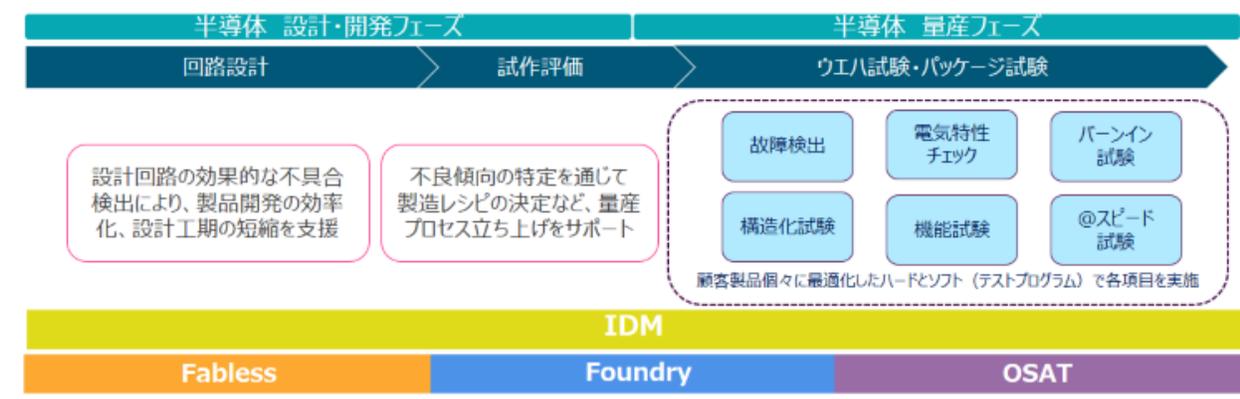
システムレベルテスト事業は、半導体が最終製品に組み込まれた状況と同様の環境下で動作をテストする試験装置を手掛けている。半導体の複雑化進展に伴い、デバイス単体のテストではチェックしきれない不良をスクリーニングする需要の拡大を視野に入れ、M&Aの活用も含めシステムレベルテスト事業体制の構築を図っている。

## Chapter 2. ビジネスモデル

主力事業である半導体テストの製造・販売において、当社が顧客に提供する価値は顧客の半導体開発および量産を支える技術力とサポート力にある。以下では、顧客基盤、テストの役割とテスト工程、製品ポートフォリオの説明を通じて、当社が顧客をどのようにサポートしているか解説する。

### 顧客基盤

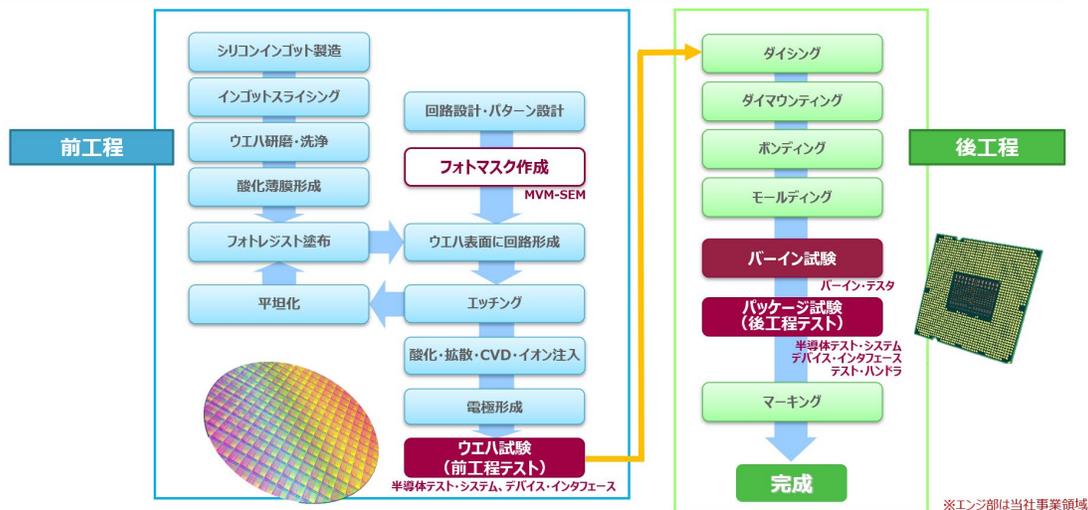
当社の顧客は半導体メーカーであり、主に IDM（integrated device manufacturer）、ファブレス（半導体設計企業）ファウンドリ（ウエハ加工企業）、OSAT（組み立ておよびテスト受託サービス企業）にテストを供給している。当社は IDM、ファブレス、ファウンドリ、OSAT を問わず、さまざまな顧客と強固な関係を構築している。半導体業界の歴史をたどると、設計から製造、販売までを一気通貫で手掛ける垂直統合モデルを展開する IDM が主力であった。しかし直近 20 年ほどでは、ファブレス、ファウンドリ、OSAT の台頭が顕著となり、水平分業モデルが拡大している。水平分業モデルでは、ファブレスがデバイス設計時に検証のために選定するテストと同じテストがファウンドリでの試作評価およびウエハ試験、そして OSAT での組み立て後のパッケージ・テストでも使われることが多い。したがって、水平分業モデルにおけるテスト選定についてはファブレスによる意思決定が重要なポイントとなる。



### テストの役割とテスト工程

半導体テストは半導体の性能を測る装置で、その役割は主に設計の検証と量産用のテストに分かれる。規模としては、量産用の方が大きいものの、最近では設計フェーズまたはサンプル評価フェーズにおける数量も増えている。設計の難易度が上昇する中、半導体の設計、評価の段階の段階からテストをすることで、設計不良をあぶりだし、設計にフィードバックすることで、テストは顧客の開発工期短縮化に貢献している。

量産フェーズのテストは、ウエハ・テストとパッケージ・テストの 2 種類に区分される。前工程はウエハを加工する工程で、その最後にウエハ状態で実施されるのがウエハ・テストである。後工程はウエハから個片化されたチップを組パッケージ・テストその最終段階で良品か不良品かを判定するパッケージ・テストが実施される。



なお、半導体のテストでは、半導体デバイスに電気信号を入力し、出力された信号を基準データと比較することで、良品・不良品を判定する。半導体製造には 400-600 の工程が存在する中で、電気を取り扱う唯一の工程である。具体的には、半導体の品質を見極めるため、精密な電気信号を解析している。

当社は、IDM、ファブレス、ファウンドリ、OSAT といった顧客に対して横断的に、半導体の開発から量産へのシームレスな技術支援を提供し、テストを通じて品質を支える役割を担っている。こうしたテストサプライチェーン全体でファブレス、ファウンドリ、OSAT まで幅広い顧客と技術的な課題を乗り越え、テスト・ソリューションを高度化させてきた長年の取り組みが、当社と各サプライチェーンのプレイヤーそれぞれとの信頼関係を強固なものにしている。

### 製品ポートフォリオ

半導体の開発および製造の難易度が高くなるとともに、テスト難易度も上昇する中、精度の高いテストを実現するためには、テストのみならず周辺の測定環境をトータルで提供することがいっそう重要になっている。当社は、測定に必要なコンタクト技術、アクティブサーマルコントロール機能を有するテスト・ハンドラ、そして高性能な測定に必要なデバイス・インタフェースを全て製品ポートフォリオとして有している。

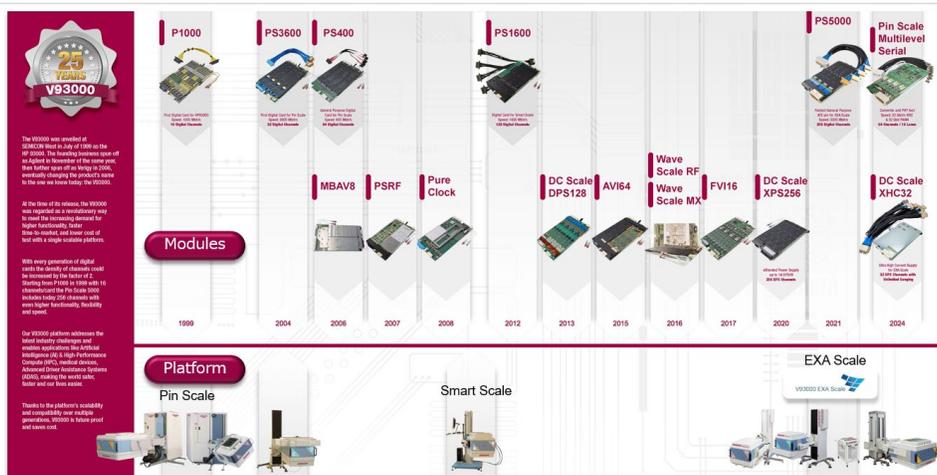
テスト本体と周辺機器を同時にかつ最もふさわしい組み合わせとして提供できる当社の技術力は、顧客にとって最適な測定環境を速やかに構築することを可能とすることにつながる。より良い開発評価環境を得られることで、顧客が製品の市場投入を早められることは、顧客の競争優位性を高めることにつながる。デバイスが高性能であればあるほど、こうした包括的なターンキーでの提案力がより重要となり、トータル・ソリューションをワンストップで提供する能力は当社の強みとなっている。

半導体テスタを軸に、  
シナジーを生み出すソリューション群

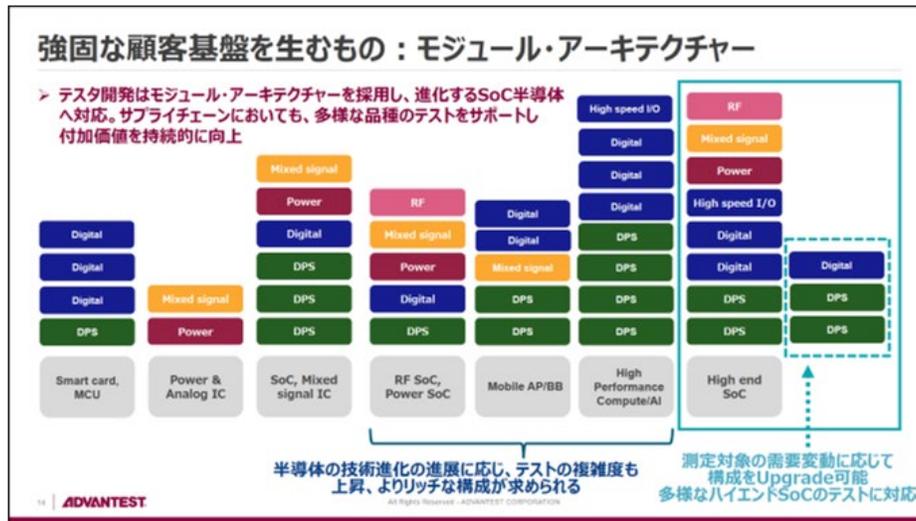


トータル・ソリューションの中核を成すテスタにおいては、顧客との密接な関係性をもとに、顧客の技術ロードマップを先読みして、製品を開発している。つまり、将来的に必要な技術を取捨選択することで、当社テスタは向う10年程度の技術進化に耐えうる拡張性を兼ね備えているということだ。例えば、SoCテスタで主力のV93000シリーズでは、現行のEXA Scaleは2020年後半に上市されたが、一世代前のSmart Scale および二世代前のPin Scale も稼働している。

## V93000 - The Scalable SoC Test Platform

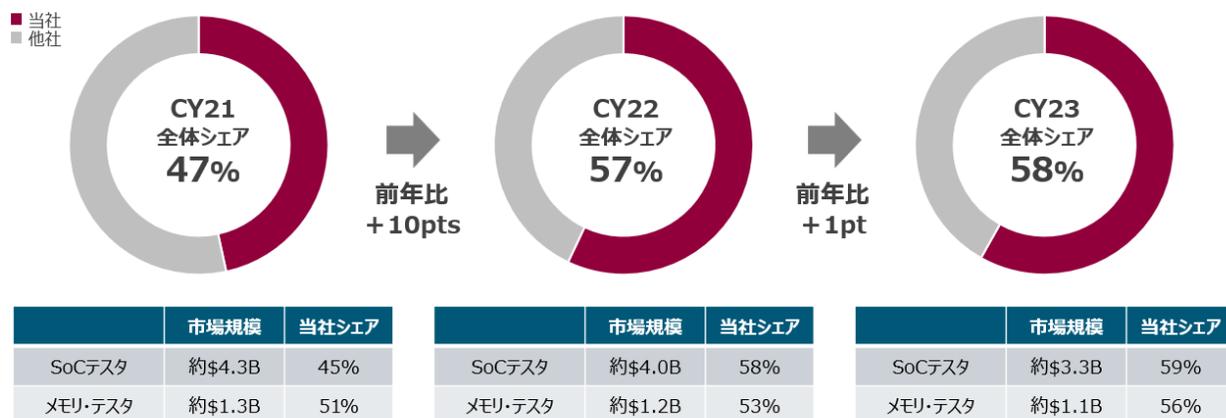


拡張性を可能とするのはモジュール・アーキテクチャである。特に品種数の増加と進化のスピードが顕著な SoC デバイスでは、用途に応じて必要な機能をモジュール単位で組み替えるモジュール・アーキテクチャにより、テスト構成を柔軟に組み替えられることが、顧客にとって投資効率の確保につながっている。下表からも分かる通り、デジタル、アナログ、パワー・ミクスド・シグナルなど、豊富な機能モジュール群を準備することで、顧客の技術進化に柔軟に追従することが可能となる。



## Chapter 3. 競合環境

テスト市場は当社とテラダインが市場シェアの約8割を寡占している。直近5年を振り返ると、SoCテスト市場を中心に当社シェアは徐々に切りあがりつつある。競争優位性においては、ビジネスモデル・セクションでも触れた顧客基盤と製品ポートフォリオが差別化につながっている。



Source: Advantest

顧客基盤については、売上に占める上位顧客の寡占度が低いことが特徴で、特に直近数年間では新規顧客の増加も顕著となっている。これは新規に半導体市場に参入する顧客の間で、当社の実績が評価されていることの証左と捉えられる。

### Traditional Computation IC Market

**PC/Server CPU (x86)**  
Several Players

**PC Graphics**  
Several Players

**Mobile APU/Modem**  
Several Players

### Future Computation IC Market

**PC/Server CPU (x86)**  
Several Players

**PC/Server (ARM, RISC-V)**  
Several Players + Many Startups in China

**PC/Server (ARM, RISC-V)**  
Many New Players  
Hyperscalers  
System Companies  
China

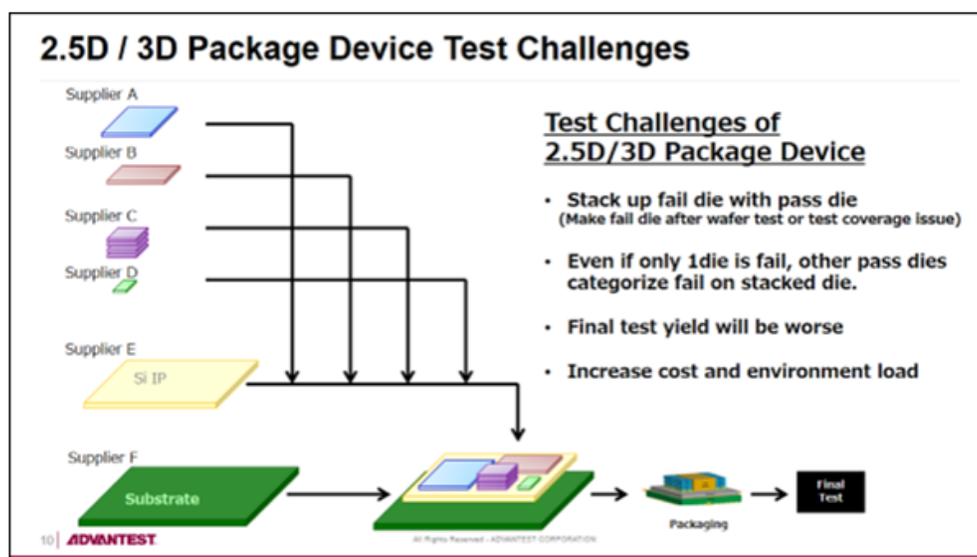
**PC Graphics**  
Several Players established Players + China Startups

**Mobile APU/Modem**  
Several Established Players  
New Players in China

**Mobile APU/Modem**  
Phone Makers  
System Providers

顧客基盤の拡大は好循環をもたらし、次の成長サイクルの起点ともなる。なぜなら、顧客基盤をマーケティングに活用することで、より効果的に次世代のニーズを把握することができ、その結果、R&D プロジェクトのリスク低減と効率化が図られ、提供するソリューションの価値も高まる。拡大した顧客基盤から収集したテストトレンドを次世代テスト開発にフィードバックするプロセスを継続することで、当社はより幅広い用途に対応できるように進化してきた。

製品ポートフォリオについては、デバイスの複雑化がポートフォリオの幅広さの重要性を一層高める方向に働いている。テスト技術が最も試されるハイエンド領域で支配的なポジションを抑えていることは、当社の製品ポートフォリオの幅広さが差別化につながっている証左とも言える。その具体例として先端パッケージが挙げられる。従来、半導体の回路集積度は2D方向で追求されていたものの、処理負荷要求や電力消費の観点から、2.5D および 3D 方向の開発が加速している。こうした技術進化を受けて、テスト手法の見直しが必須となり、当社の広範な製品ポートフォリオとテストカバレッジがテストの高度化と顧客の品質保証強化ニーズに寄与している。



上述した2つの競争優位性に鑑み、当社シェアは今後も安定的に推移する公算が大きい。テストは顧客デバイスの品質保証をつかさどる重要な装置である。テスト選定を変更することは、顧客はデバイスの開発・評価・量産のすべての環境を再構築することと同義であり、顧客にとっても大きな追加コストがかかるため、一度選定したテストへの依存度は高く、スイッチングに対して慎重であり、そのハードルは高い。これは、市場シェアが短期に大幅に変動する可能性が低いことを意味している。なお、顧客基盤の拡充と製品ポートフォリオの拡充は、競合との差別化につながっていることに加え、業績変動の振れ幅を縮小させる重要な要素でもある。

## Chapter 4. 中期経営計画

2024年6月に発表した「第3期中期経営計画（MTP3、24～26年度）」では、4つの戦略を推進し、以下5つの経営指標の達成を目指す。

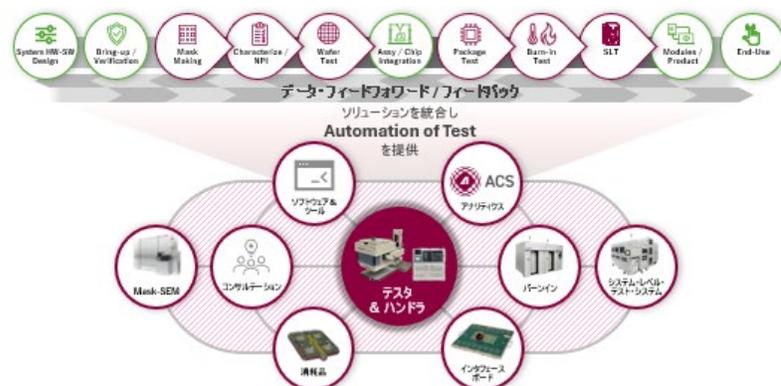
	MTP2実績 (FY21-23平均)		MTP3目標 (FY24-26平均)
売上高	4,879億円	▶▶	5,600 - 7,000億円
営業利益率	24.7%	▶▶	22 - 28%
当期利益	933億円	▶▶	930 - 1,470億円
ROIC	25.5%	▶▶	18 - 28%
1株当たり利益(EPS)	124円	▶▶	127 - 202円

\* MTP3財務目標値の前提とした為替レート: 1米ドル=140円、1ユーロ=155円

\* ROIC = NOPAT ÷ 投下資本 (期間・期末平均)。NOPAT: 営業利益 × (1 - 税負担率25%)。投下資本: 借入金 + 社債 + 資本金計 (リース負債含まず)

- ① コア市場の成長率を上回る成長実現：かつては半導体テスト（ATE）市場が注力すべき市場の大半を占めていたものの、MTP3以降はATEを中核としつつも、これまで広げた領域をコア市場としながらさらなる成長に取り組む。半導体の生産量増加、半導体の高性能化および複雑性進行への対応が重要な成長機会となるため、個々のテスト・ソリューションの性能向上に加え、顧客に“Automation of Test”を提供する。具体的には、半導体テストの効率性向上をもたらす新たな価値を、当社が擁する多様な製品・ソリューション群の有機的な結合や社外パートナーとの連携などを通じて創造することにより、コア市場において、市場成長率を上回る事業成長を引き続き実現する。

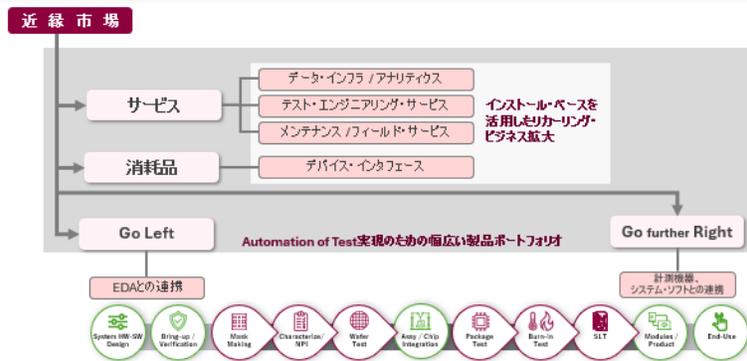
### “Automation of Test”で半導体産業の課題解決に貢献



- ② 近縁市場・新規事業領域への展開：半導体の高性能化や複雑性の増大は、より広く、統合されたテスト・ソリューションに対するニーズを促している。当社はこれまでもシステム

レベルテストやテスト周辺機器への事業展開を進めてきたが、今後もこのアプローチを継続し、顧客への提供価値をさらに拡大する。具体的には、当社製品のインストールベースを活用したフィールド・サービスや Advantest Cloud Solutions™の販促等に取り組む。

### 近縁市場への展開で、差別化と事業機会創出を実現



- ③ オペレーショナル・エクセレンスへの取り組みを推進：社内技術の活用を部門横断的に進め、半導体業界におけるテスト課題を解決していく。また、あらゆるオペレーションの効率性と効果性を高めるため、DXを通じた社内オペレーションの迅速化と省人化、強靱なサプライチェーンの構築、有能人材の登用や社員教育の拡充などによる人的資本強化、AIやデータ・アナリティクスを活用した社内生産性向上などに取り組む。
- ④ サステナビリティの取り組み強化：気候変動や人権問題をはじめとするサステナビリティ課題に対する能動的かつ積極的なアクション、法令遵守や企業倫理の徹底を含めた責任ある事業活動の遂行、リスクマネジメントの強化やコーポレート・ガバナンスの高度化などを通じて企業価値向上基盤をさらに強化する。また、サステナビリティに関する取り組みの根源となる企業内の共通カルチャーや価値観の醸成と浸透にも努める。