
ADVANTEST[®]
株式会社 アドバンテスト

取扱説明書

TR4720-580

6809E用 パーソナリティ・キット

MANUAL NUMBER 0134 B 302

当社の製品が外国為替および外国貿易管理法の規定により、戦略物資あるいは役務等に該当する場合、輸出する際には日本国政府の許可が必要です。

禁無断複製転載

© 1982 株式会社アドバンテスト

目 次

第1章 概 説

1-1	概 要	1-1
1-2	パーソナリティ・キットの構成	1-2
1-3	性能諸元	1-3

第2章 セット・アップ

2-1	パーソナリティ・キットの交換方法	2-1
2-1-1	パーソナリティ・ボードの交換	2-1
2-1-2	パーソナリティ・パネルの交換	2-2
2-1-3	CPUプローブの交換	2-2
2-2	μ Pへの接続方法	2-3

第3章 パーソナリティ・パネルの使用方法

3-1	TRIGGER QUALIFIER スイッチの使用方法	3-1
3-2	TRACE THEN HALT スイッチの使用方法	3-3
3-3	CPUステイタスLEDの使用方法	3-4
3-4	TRACE THEN HALT 使用時の表示上の注意	3-5

第4章 データの取込みおよび表示に関する情報

4-1	データの取込みタイミング	4-1
4-2	取込まれたデータ表示に対するコメント	4-7
4-2-1	逆アセンブル・フォーマットについて	4-7
4-2-2	μ Pの特別な動作における表示について	4-8

第5章	動作チェック	5-1
-----	--------------	-----

第 1 章 概 説

1-1 概 要

TR4720-580 は、**TR4720** ロジック・アナライザと組合わせて、6809/6809E μ P (マイクロプロセッサ) を使用した各種システムの総合的なデバッグを行なうことができます。このパーソナリティ・キットの特長は、以下の通りです。

1. 各種 μ P に対して専用のパーソナリティ・キットが用意されていますので、測定
のセット・アップが容易で、データの取込みが迅速に行なえます。
2. 逆アセンブル機能によって μ P 固有のニーモニックで表示できますので、得られ
たデータの解析が非常に容易となります。
3. データ・バス・クォリファイアにより本体のトリガ機能が、さらに強化されます。
4. μ P の信号に疑似したテスト・パターン発生器を内蔵していますので、CPU プロ
ープのテストから、本体の基本測定機能のテストまで行なえます。

NOTE

本取扱説明書は、対象となる μ P の種類に依存する部分を中心に説明してあります。
 μ P の種類に依存しない基本的な機能、操作方法などは **TR4720** 本体取扱説明書
をご覧ください。

1-2 パーソナリティ・キットの構成

パーソナリティ・ボード（本体内に挿入）	1
CPUプローブ（被測定システムと本体とを接続）	1
プローブ用コネクタ	
40ピンDIPクリップ・コネクタ	1
40ピンDIPプラグ・コネクタ	1
パーソナリティ・パネル（本体の正面パネルに装着）	1
CPUプローブ収納ケース	1
パーソナリティ・キット収納ケース	1
取扱説明書	1

注 意：パーソナリティ・ボードは、
出荷時に本体内に挿入して
ある場合があります。

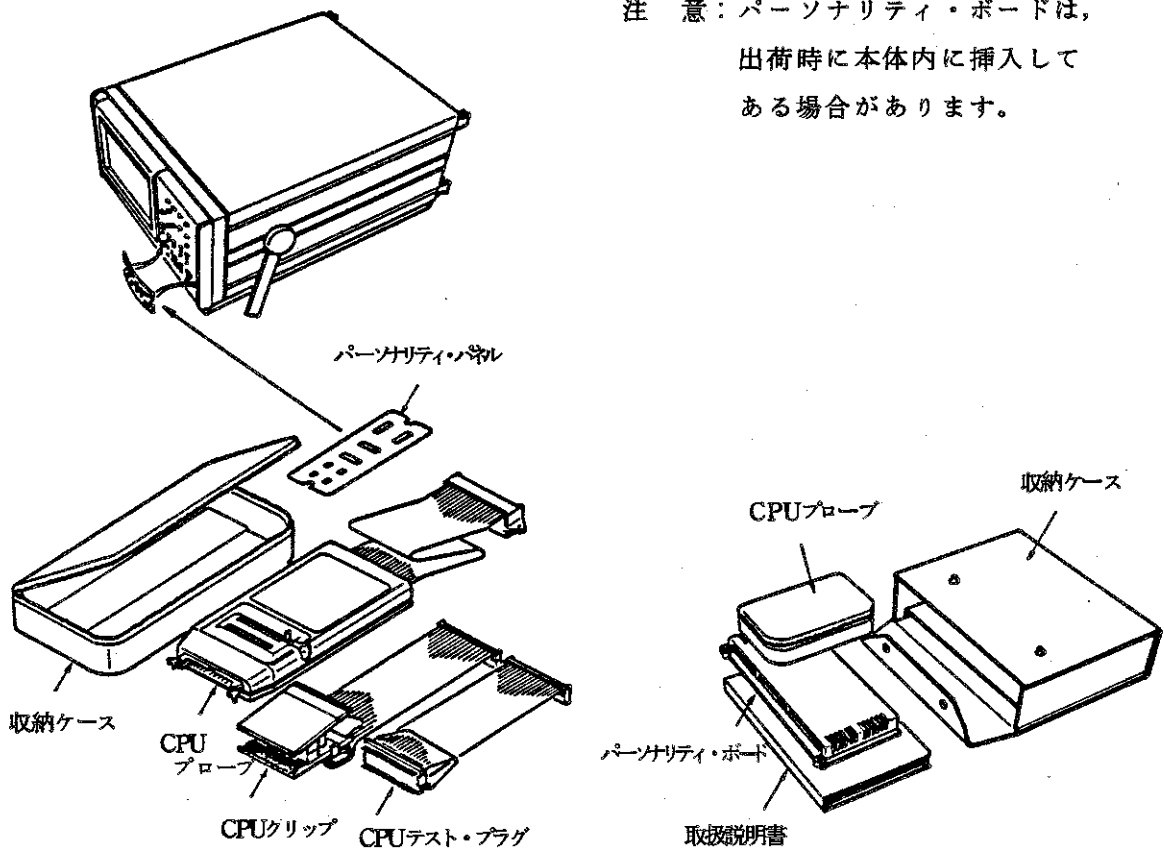


図-1 パーソナリティ・キットの構成

1-3 性能諸元

適合 CPU: MOTOROLA MC6809, MC68A09, MC68B09, MC6809E,

MC68A09E, MC68B09Eおよび相当品

クロック周波数: 被測定システムによる。max. 2MHz

入力電流: $-200\mu\text{A}$ max. (ロー・レベル)

$20\mu\text{A}$ max. (ハイ・レベル)

ウォリファイア: ②OPまたはOFF

⑥READ, WRITEまたはOFF

(②と⑥はORされる)

CPUステイタス表示:

BA : μP のBAがハイのとき点灯

BS : μP のBSがハイのとき点灯

HALT : μP の $\overline{\text{HALT}}$ がローのとき点灯

HALT BY L. A. : TR4720より μP にHALT信号を出したとき点灯

TRACE THEN HALT: μP をプローブに装着したトレース・モードのとき動作し、トレース終了後 μP の $\overline{\text{HALT}}$ ラインをローにする。

注意) 6809/6809EのE信号は、 μP 周辺チップ、メモリ、すべてのバス上のバス制御同期信号となります。

6809/6809E用のパーソナリティ・ボード内においても、このE信号を基準としてデータのサンプリングを行なっています。したがって、特に6809Eの場合、外部から供給するE、Q信号の立上がり時間、立下がり時間に対しては、十分注意をして下さい。

立上がり時間 (t_{Er} , t_{Qr}): 20 ns 以下

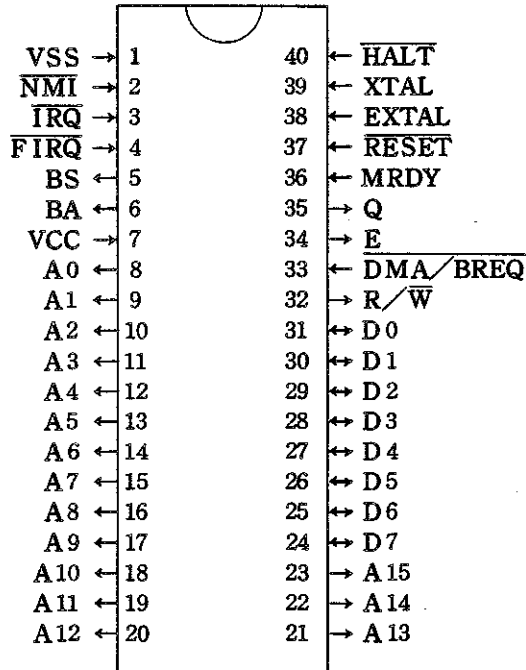
立下がり時間 (t_{Ef} , t_{Qf}): 20 ns 以下

○ 6809, 6809E 端子名称

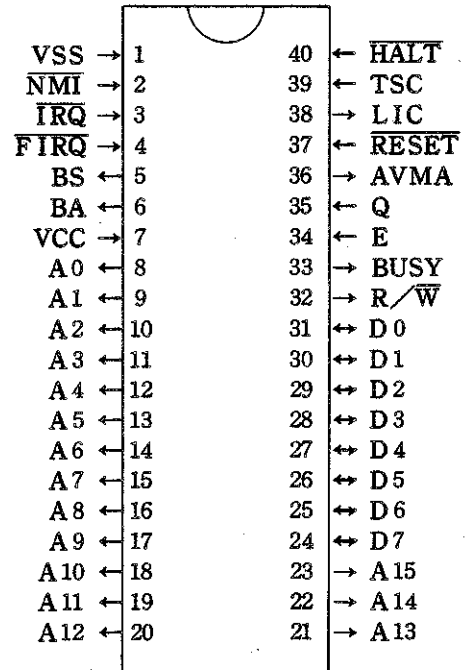
6809 と 6809E の端子は、以下に示す通り一部異なります。マイクロプロセッサ・プローブ上の銘板は、黒色と青色によって区別しています。

⇒ 矢印は、信号の入出力方向を示します。

6809 端子名称



6809E 端子名称



第2章 セット・アップ

2-1 パーソナリティ・キットの交換方法

既に装着されているパーソナリティ・キットと、測定対象となる μ Pが異なる場合には、対象となる μ P用のパーソナリティ・キットとの交換が必要です。交換が必要なのは、パーソナリティ・ボード、パーソナリティ・パネルとCPUプローブの3点です。以下の手順で交換して下さい。

2-1-1 パーソナリティ・ボードの交換

1. **POWER** スイッチを **OFF** に設定します。
2. 本体上カバーの4本のネジ(3%, +)を外し、上カバーを取除きます。
3. 正面パネルから見て右端のボードがパーソナリティ・ボードです。パーソナリティ・ボード上面の3個のコネクタを外します。
4. パーソナリティ・ボード両側のボード・ハンドルを用いて、ボードを取外します。
〔図-2参照〕
5. 交換するパーソナリティ・ボード〔写真1参照〕の銘板が外側になるようにして、スロット両側のボード・ガイドに従って挿入して下さい。
6. パーソナリティ・ボード上面の3個のコネクタを取付けます。
7. 本体上カバーを4本のネジで取付けます。
8. **POWER** スイッチを **ON** に設定しますと、交換したパーソナリティ・ボードの対象 μ P名が、約30秒後にCRTディスプレイに表示されますので確認して下さい。〔写真3参照〕
9. 取外したパーソナリティ・ボードは、所定のパーソナリティ・キット収納ケースに入れて下さい。

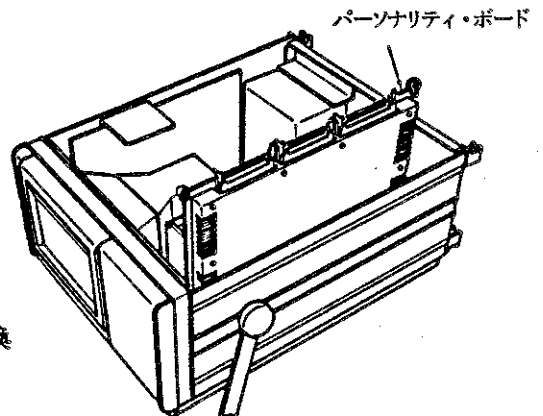


図-2 パーソナリティ・ボードの交換

2-1-2 パーソナリティ・パネルの交換

1. 正面パネル右下側に取付けられているパネルが、パーソナリティ・パネルです。
まず **TRIGGER QUALIFIER** スイッチの設定を、**READ** と **MEM.** にします。
次に **CPU ステータス LED** 側から、パーソナリティ・パネルをたわめると、パネルはプラスチックで作られていますので、取外すことができます。
2. 交換するパーソナリティ・パネルの切り欠き部分を飾りネジに挿入することで、取付けます。(図-3 参照) 取付けた後に、**TRIGGER QUALIFIER** スイッチを全て **OFF** に設定します。
3. 取外したパーソナリティ・パネルは所定の CPU プロブ収納ケースに入れて下さい。

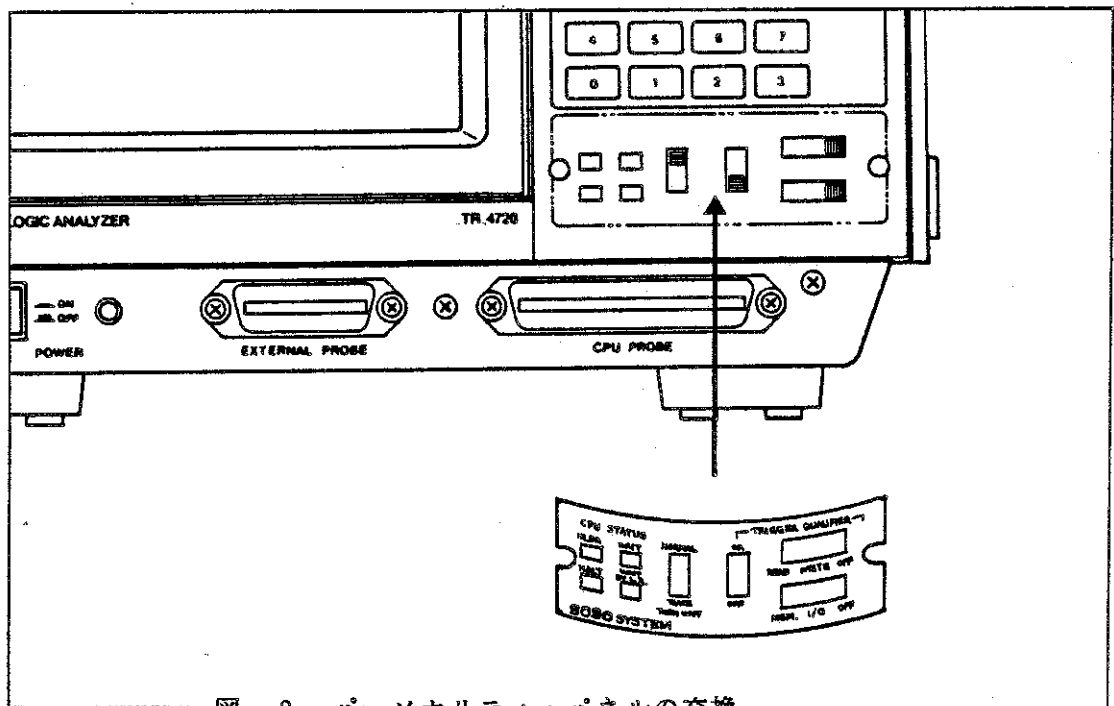


図-3 パーソナリティ・パネルの交換

2-1-3 CPU プロブの交換

1. 交換したパーソナリティ・ボードに対応した CPU プロブ (写真2 参照) を正面パネル下面の CPU プロブ・コネクタへ取付けて下さい。
2. 取外した CPU プロブは所定の CPU プロブ収納ケースに入れて下さい。

2-2 μ P への接続方法

CPU プロブを SUT (System Under Test) の μ P へ接続するために 2 種類のコネクタが用意されています。接続の様子を [図-4] に示します。

- 1) 40 ピン DIP クリップ・コネクタの場合…………… SUT の μ P チップをはさみ込んで使用します。この場合、本器から μ P の一時的な動作停止 (TRACE THEN HALT 機能) を指示することはできません。
- 2) 40 ピン DIP プラグ・コネクタの場合…………… SUT の μ P がソケットを使用している場合に使用できます。まず、 μ P をソケットから外し、「CPU PROBE」上のソケットに装着します。次にプラグ・コネクタを μ P のソケットに挿入します。この場合 TRACE THEN HALT 機能 [3-2 項参照] を使用できます。

いずれの場合でも、ピンの向きに注意して下さい。

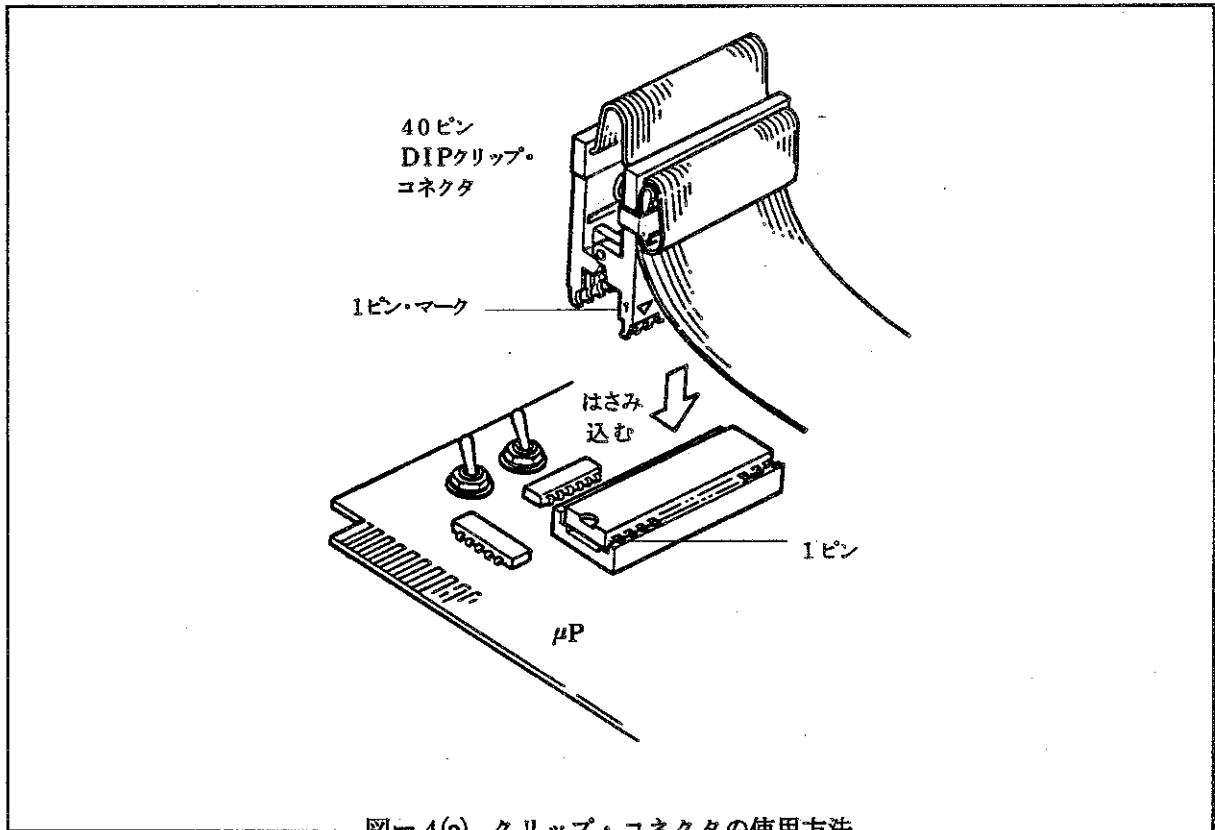


図-4(a) クリップ・コネクタの使用法

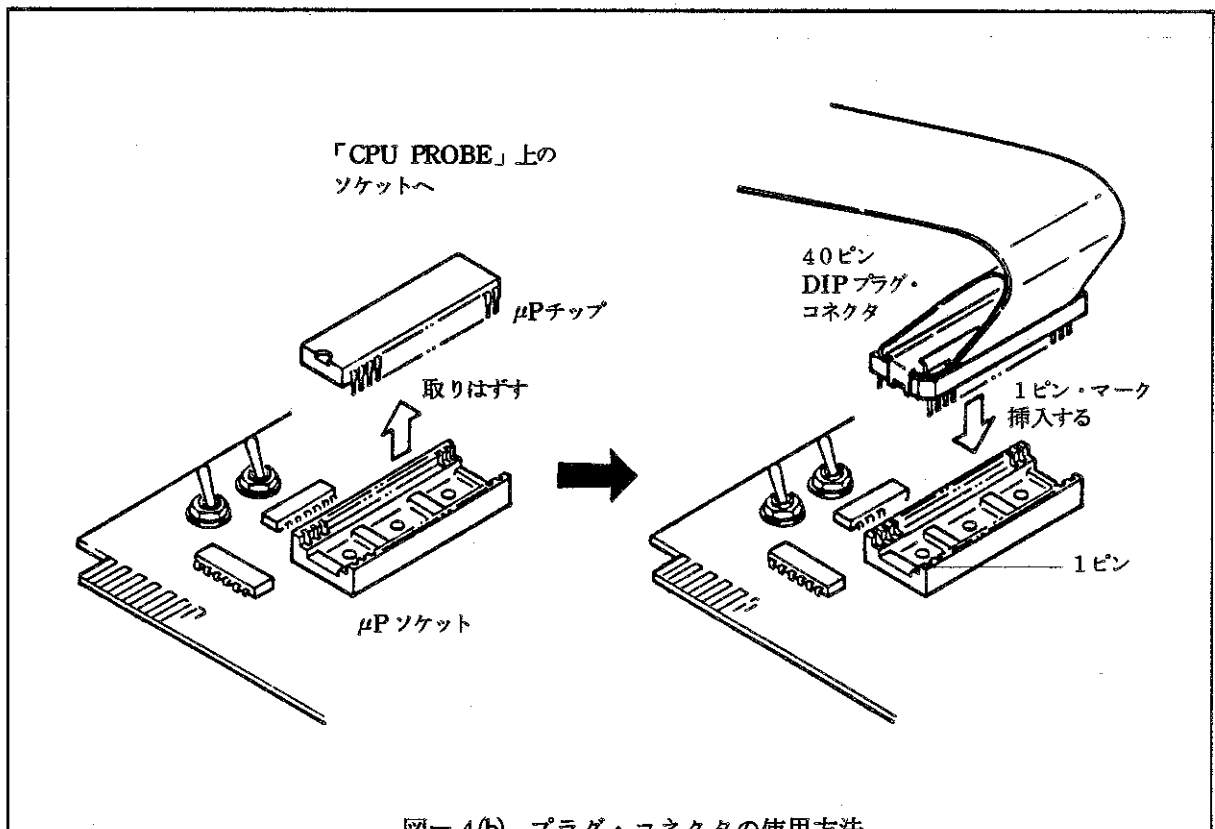


図-4(b) プラグ・コネクタの使用法

第 3 章 パーソナリティ・パネルの使用法

パーソナリティ・パネルを〔図-5〕に示します。パネルは、TRIGGER QUALIFIER スイッチ (S_1, S_2, S_3)、TRACE THEN HALT スイッチ (S_4)、CPU ステータス LED の3つの部分に分けることができます。

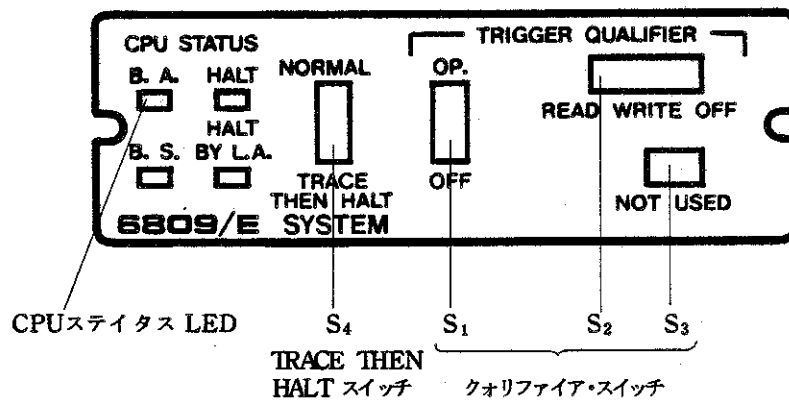


図-5 パーソナリティ・パネル

3-1 TRIGGER QUALIFIER スイッチの使用法

CPU プローブからは、アドレス・バス、データ・バス上の各データと共に、コントロール信号も取込まれますが、パーソナリティ・ボード内でこれらの信号をデコードして、データ・バス・データの種別を示すデータ・バス・フラグが作られ、バス・データと共に「データ・メモリ」へ送られます。6809/6809Eの場合、データ・バス・フラグは3 ch. で以下の通りです。

- ・フェッチ・サイクルのデータ(オペコード；OP)かどうか。
- ・2バイト命令語の場合、オペコード前のデータ(プリバイト；OP2)かどうか。
- ・リード・データか、ライト・データか。

「ステート表示」の場合に、これらのフラグがパーソナリティ・ボード内のプログラムによって解釈され、CRTディスプレイに表示されます。「アブソリュート表示」の例を〔写真4〕に示します。データ・バス・データの右側に表示されているのが、データ・バス・フラグの外部表現で、以下の4種類あります。

- 1) **／OP**：SUTの μ Pがオペコードであると解釈したデータです。
- 2) **／OP2**：2バイト命令語のプリバイトであると解釈したデータです。
- 3) **／RD**：メモリ（RAMおよびROM）から μ Pへリードされたデータです。
- 4) **／WR**：メモリ（RAM）へ μ Pからライトされたデータです。

データ・バス・データのこれらの違いを、トリガ機能として使うのがトリガ・クォリファイアです。S₁、S₂の両方を**OFF**に設定しますと（S₃は**OFF**に固定）、キーボードから設定したトリガ条件で測定が行なわれますが、2つのスイッチがどちらも**OFF**でなければクォリファイアが働きます。2つのスイッチの組合わせで、1)～4)の種類を識別する機能をトリガ条件に加えることができます。S₁とS₂の設定は、「**OR**」されるため、6809/6809Eの場合、スイッチによる組合わせは6通りとなります。組合わせを〔表1〕に示します。「**TIME INTERVAL**」以外のすべての測定モードで有効ですが、特に「**TRACE TRIGS**」では便利です。

全く「トリガ条件」を設定しなくても、リード・データだけや、あるいはライト・データだけを取込むこともS₁を**OFF**、S₂を**READ**あるいは**WRITE**と設定するだけで行なえます。

表1 トリガ・クォリファイア機能

クォリファイア機能	S ₁	S ₂
／RD を識別	OFF	READ
／WR を識別	OFF	WRITE
なし	OFF	OFF
／OP2／OP＋／RD を識別	OP	READ
／OP2／OP＋／WR を識別	OP	WRITE
／OP2／OP を識別	OP	OFF

S₃は常に**OFF**

3-2 TRACE THEN HALT スイッチの使用方法

本器の通常の使用方法では、SUTの μ Pへの介入は行ないませんが、プログラムの流れを切れ目なく調べたい場合にこのスイッチを使用します。

このスイッチを使用しますと、特定のトリガ・ポイントを基点として、1～256ステート数をトレースした後に、 μ PへHALT^{*}をかけることができます。この結果、任意のステート数毎に、プログラムの動きを分割しながら調べることができます。

この様子を〔図-6〕に示します。

※ 6809/6809Eでは、 $\overline{\text{HALT}}$ ラインがローになっても、現在実行中の命令サイクルが終了するまでHALT状態にはなりませんので注意して下さい。

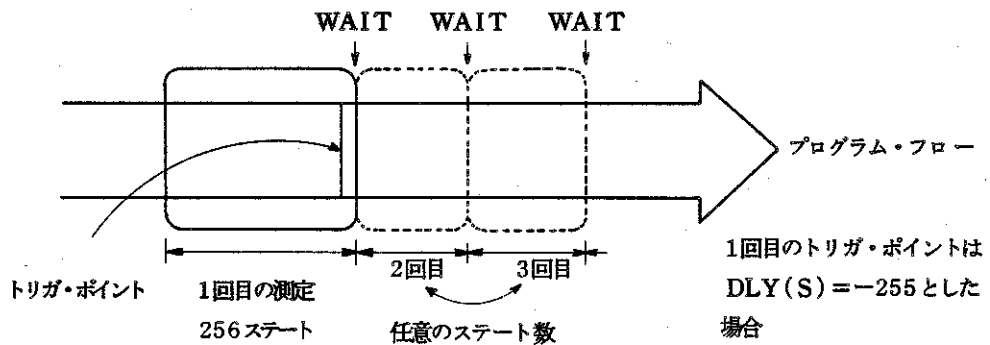


図-6 TRACE THEN HALT によるステート解析

以下の手順で使用して下さい。

1. 「TRACE THEN HALT」機能は40ピンDIPプラグ・コネクタを使用した場合にのみ使用できますので、SUTの μ Pをソケットから外し、CPUプローブのソケットに挿入します。SUTの μ P用ソケットへはプラグ・コネクタで接続します。(2-2項参照)
2. S_4 をTRACE THEN HALTに設定し、キーボードから「トレース条件」を設定します。「DLY(S)」の設定は任意ですが、-255と設定した場合には、測定実行においてトリガ発生直後に μ PへHALTがかけられます。
3. RUNキーを押しますと、測定実行が開始され、トリガ発生によって実行が終了しますとHALTがかけられます。本器によるHALTはCPUステータスLEDのHALT BY L. A.の点灯によって確認できます。

4. 次に継続して実行したい場合は、**TRACE**キーを押して「トレース条件設定状態」とし、**DEFAULT**キーによって「トレース条件」をすべて「**DON'T CARE**」にします。次に「**DLY(S)**」の設定を行ないます。「**DLY(S)**」=0の場合、**RUN**キーを押すことで256ステートだけデータを取込みますと、**HALT**しますが、「**DLY(S)**」=-n (n=1~255)と設定しますと、**RUN**キーを押すことで256-nステートだけデータを取込んで、**HALT**がかかります。
n=255ですと、シングル・ステート実行となります。
5. 「**TRACE THEN HALT**」機能を停止する時には、**S₁**を**NORMAL**に設定します。

3-3 CPUステイタスLEDの使用法

SUTの μ Pは、DMAやマルチ μ Pなどによってプログラムの実行を中断している状態があります。このような状態では、トレースによる観測はできませんので、 μ Pがどんな状態にあるかをLEDで表示しています。

これがCPUステイタスLEDで次の4種類があります。

- 1) **BA** : μ PのBAラインがハイの場合に点灯します。
- 2) **BS** : μ PのBSラインがハイの場合に点灯します。
- 3) **HALT** : μ Pの $\overline{\text{HALT}}$ ラインがローの場合に点灯します。
- 4) **HALT BY L. A.** : 本器から μ PへHALTをかけている場合に点灯します。

3-4 TRACE THEN HALT 使用時の表示上の注意

INHERENT 命令をシングル・ステートで実行させた場合、現在実行中の命令サイクルの終了時点で、 μP は HALT 状態にならず、次の命令を実行した後に HALT 状態となります。(図-7 および表示例参照)

次に、RUN キーを押し、シングル・ステート実行をさせますと、HALT 後の命令をフェッチします。このことは、INHERENT 命令の次の命令を1つ飛ばしたことになります。

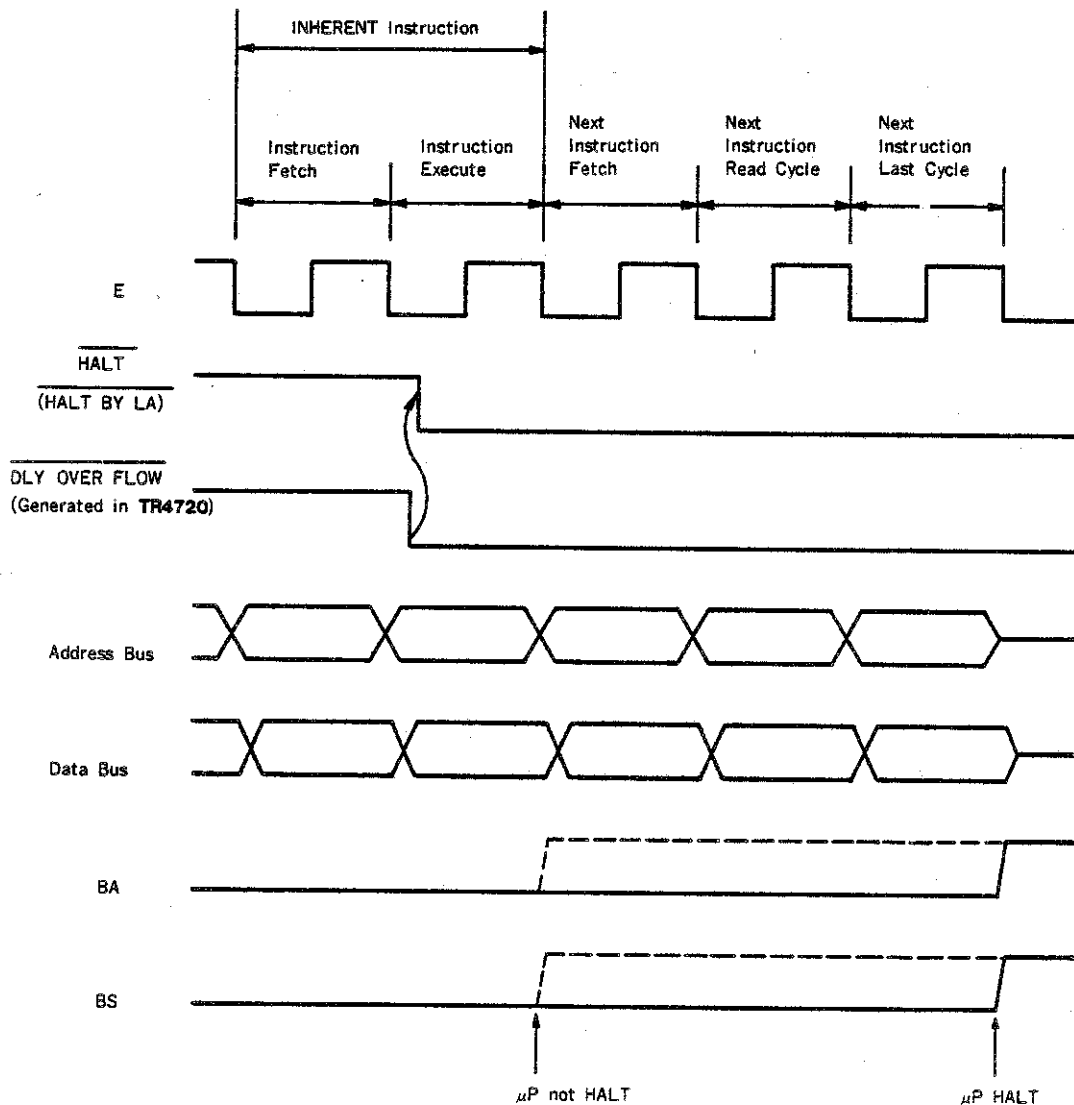


図-7 INHERENT 命令時のシングル・ステート
動作タイミング

例： プログラム

シングル・ステート動作表示

[ADRS][DATA]

[ADRS][DATA]

F 800 NEGA

F 800 NEGA

… INHERENT 命令

F 801 LDA #10

1回目

[]

… 表示せず

F 803 LDB #10

2回目

F 803 LDB #10

F 805 LDX 3000

3回目

F 805 LDX 3000

3000 12 /RD

3001 34 /RD

この現象は、INHERENT 命令以外でも「DLY(S)」の設定値によって、 $\overline{\text{HALT}}$ “LOW” のタイミングがラスト・サイクル・インストラクションの期間中であれば現れます。

この対処としては、「DLY(S)」の設定が $256-n = \text{命令語の実行サイクル}^*$ にならない値に設定して下さい。

※ 各命令語の実行サイクル(データのサンプル数)は、第4章の〔表2〕を参照して下さい。

第 4 章 データの取込みおよび表示に関する情報

4-1 データの取込みタイミング

μ P からの信号のうち、パーソナリティ・ボード内においてサンプルされるのは、以下のデータです。

- アドレス・バス・データ 16 ch.
- データ・バス・データ 8 ch.
- データ・バス・フラグ 3 ch.

F0 = 1 (R/W信号がハイ：リード・サイクル)

 = 0 (R/W信号がロー：ライト・サイクル)

F1 = 1 (オペコード・フェッチ・サイクル[※])

 = 0 (上記以外)

F3 = 1 (2バイト命令語のプリバイト・サイクル)

 = 0 (上記以外)

以上のデータは、6809の場合には μ Pから出力されるE信号、6809Eの場合には外部から供給されるE信号から作られるサンプリング・クロックによってサンプルされます。そのタイミングを〔図-8〕に示します。

※6809のコントロール信号には、オペコード・フェッチ・サイクルを示す信号がありませんので、パーソナリティ・ボード内のデコード回路によって、次の4つの条件のいずれかに適合するサイクルをフェッチ・サイクルとしています。

6809Eの場合には、各命令の最終サイクルを示す信号としてLIC信号を備えています。パーソナリティ・ボードの共通化を図るために6809と同方式をとっています。

- ① ベクタ・アドレスをアクセスした後、 $\overline{\text{VMA}}$ またはデッド・サイクルの次のサイクル
- ② 少数の例外を除き、 $\overline{\text{VMA}} = 1$ であるライト・サイクルの次のサイクル
- ③ 各命令固有のリード・サイクル数を終了後のサイクル
- ④ 無効なオペコードをフェッチした次のサイクル

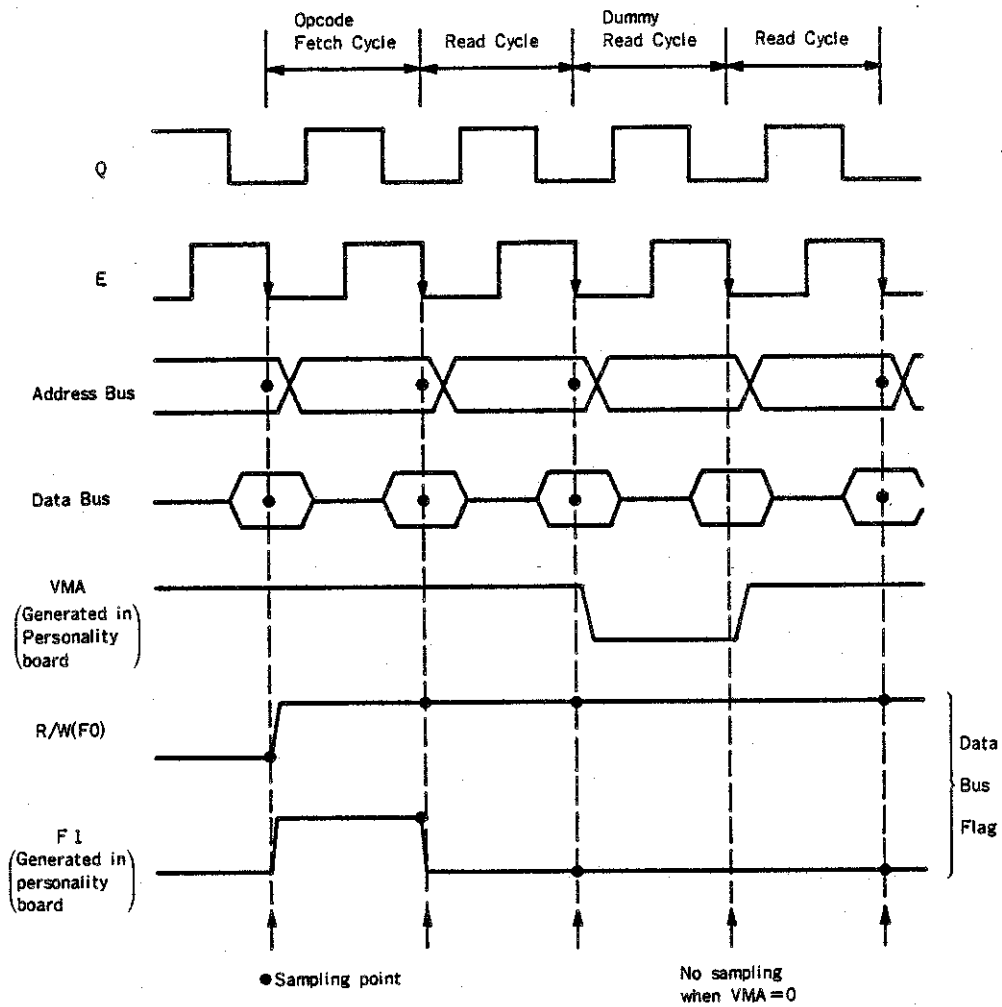


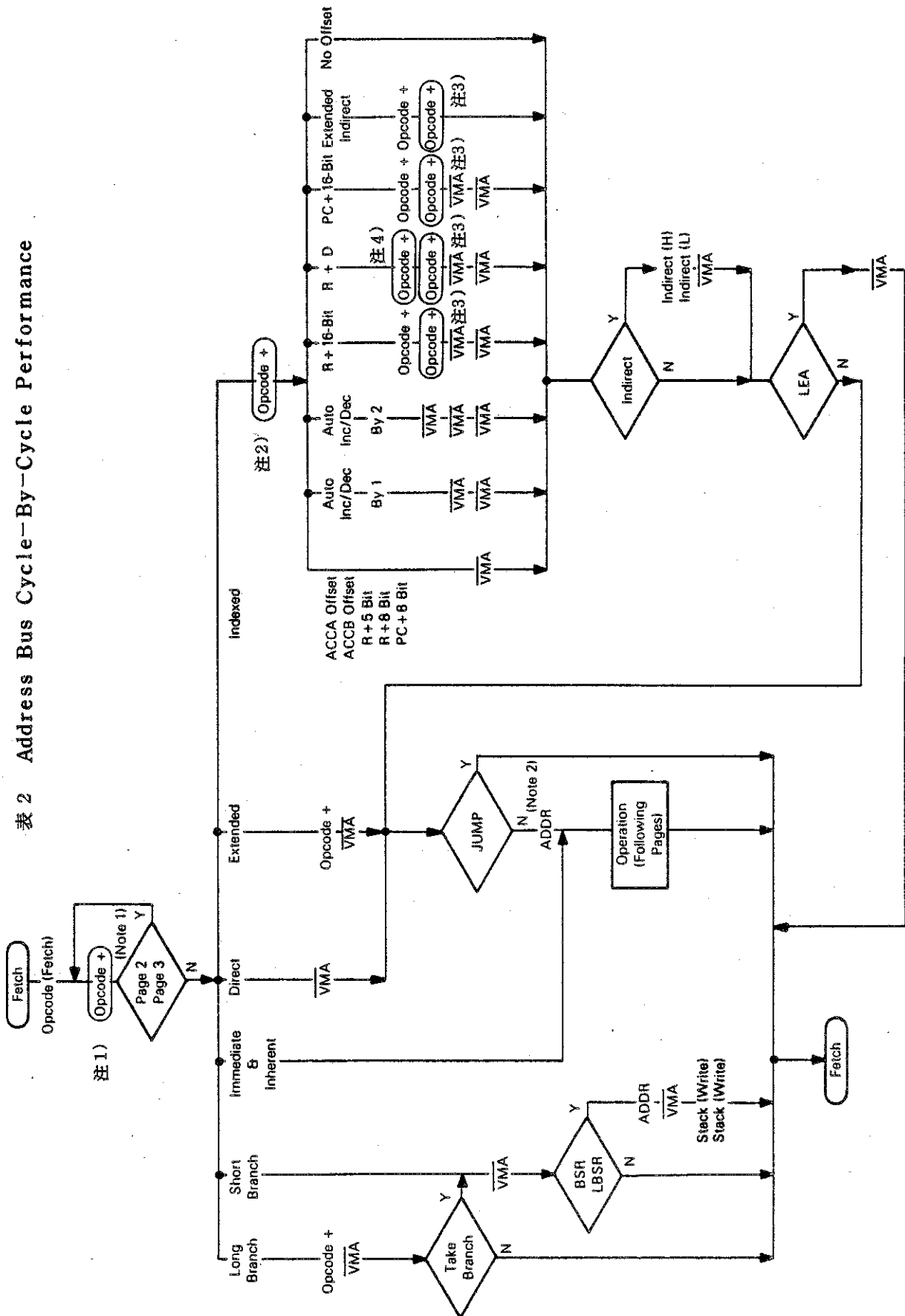
図-8 パーソナリティ・ボード内での
データ・サンプル・タイミング

上記の例は、ライト・サイクル後のダイレクト・アドレッシング・モードの命令動作です。

アドレス・バス・データ、データ・バス・データ、データ・バス・フラグは、E信号の↓でサンプリングされます。サンプリングされないサイクルは、[表2[※]]に示すVMAサイクルおよび○印(注1~注5)をつけたサイクルです。

※ モトローラ社のMC 6809データ・シートより引用。

表 2 Address Bus Cycle-By-Cycle Performance



NOTES: 1. All subsequent PAGE 2 and PAGE 3 opcodes will be ignored after initial opcode fetch.
2. Write operation during store instruction.



表 2 Address Bus Cycle-By-Cycle Performance

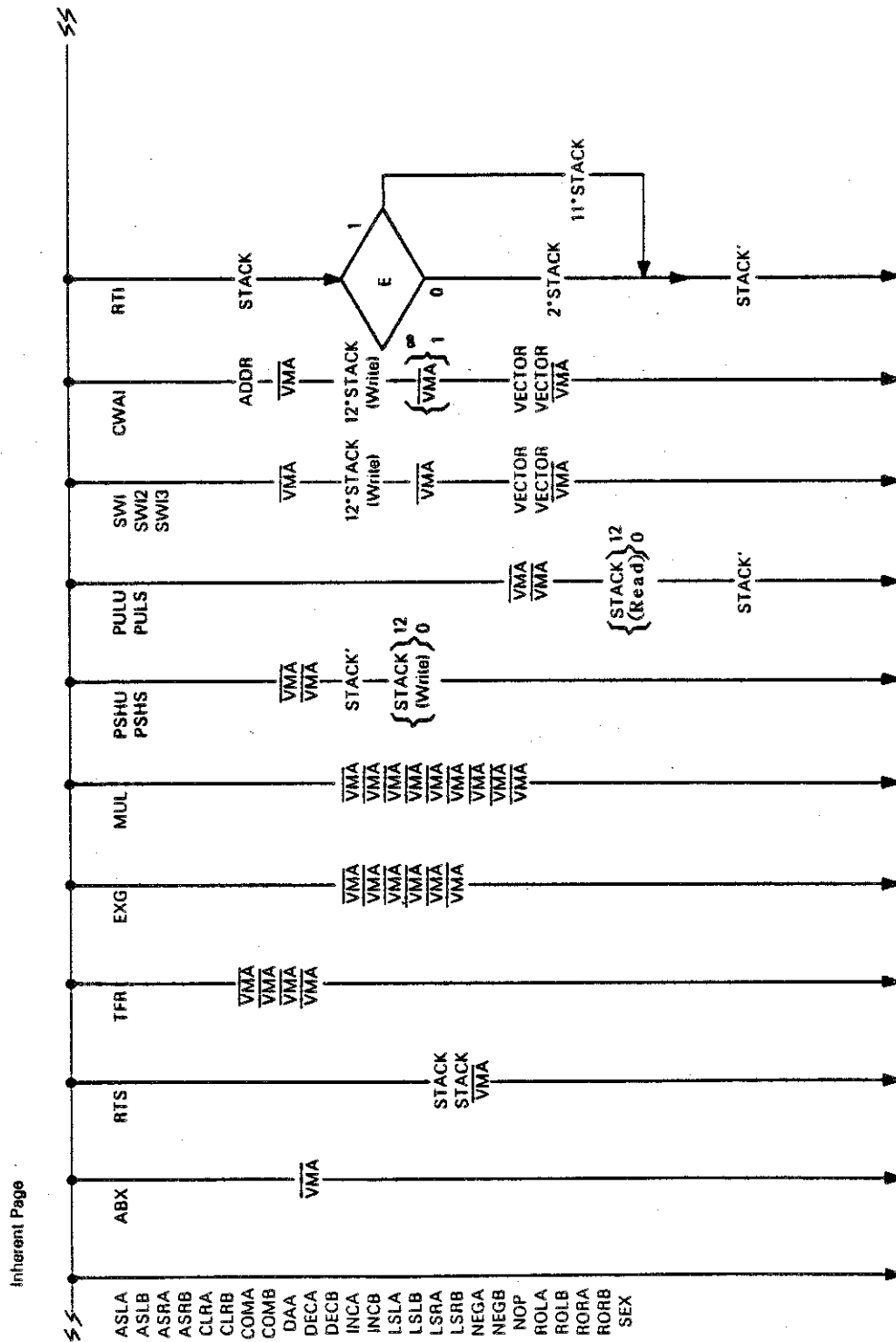
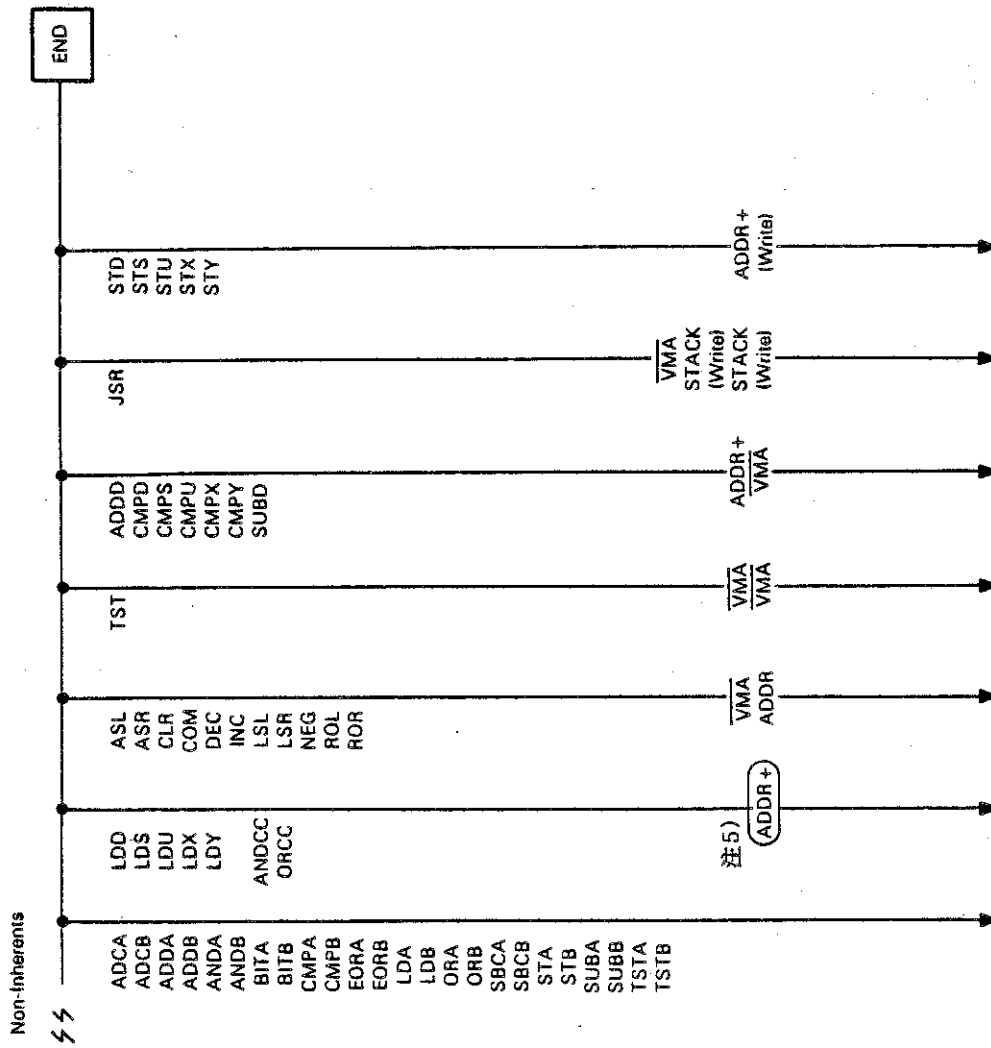


表 2 Address Bus Cycle-By-Cycle Performance



注1) INHERENT 命令時では、2 サイクル目の Opcode + はサンプルされません。

注2) ACCA Offset

ACCB Offset

R+5 Bit

Auto Inc/Dec By 1

Auto Inc/Dec By 2

No Offset

左記の Indexed Addressing Mode 時は、

3 サイクル目の Opcode + はサンプルされません。

注3) R+16 Bit

PC+16 Bit

Extended Indirect

左記の Indexed Addressing Mode 時は、

5 サイクル目の Opcode + はサンプルされません。

注4) R+D Indexed Addressing Mode 時は、4 サイクル目の Opcode + および 5 サイクル目の Opcode + はサンプルされません。

注5) ANDCC, ORCC 命令時は、3 サイクル目の Opcode + はサンプルされません。

4-2 取込まれたデータ表示に対するコメント

4-2-1 逆アセンブル・フォーマットについて

1. オペコードのニーモニックは、「MOTOROLA」社の6809標準アセンブリ・フォーマットを使用しています。

(資料：6809 Programming Manual)

2. オペランド・データ(1バイトあるいは2バイト)はすべて16進数で表示しています。したがって、数値ベースを示す記号は使用していません。

例： **LDA #S 10** \longleftrightarrow **LDA #10**

(MOTOROLA社フォーマット) (TR4720フォーマット)

3. オペコードがあつて、かつオペランドが「データ・メモリ」にない場合には、オペランドの表示は「+++」となります。

例：「データ・メモリ」の最後のステートがアブソリュート表示で「**86/OP**」

の場合は、ニーモニック表示では「**LDA # +++**」となります。

4. ショート・リラティブ・アドレッシング・モードの場合、オペランド・データは1バイトですが、内部で16進4桁の絶対アドレスに変換して表示します。

例：**BRA & 1234** (&はリラティブ・アドレッシングを示す)

ロング・リラティブ・アドレッシング・モードの場合も、2バイトのオペランド・データを内部で16進4桁の絶対アドレスに変換して表示します。

例：**LBRA & 1234**

5. 6809の命令セットに存在しないオペコードが発見された場合には、「ノーマル・プリンク表示」の「?OP」で表示します。

例： **01 ?OP** \longleftrightarrow **01 /OP**

(ニーモニック表示) (アブソリュート表示)

6. 6809のポスト・バイト・セットに存在しないオペコードが発見された場合には、「ノーマル・プリンク表示」の「?PS」で表示します。

例： **A0 ?PS** \longleftrightarrow **A0 /RD**

(ニーモニック表示) (アブソリュート表示)

7. **PSHS, PSHU, PULS, PULU** 命令の退避、または復帰させるレジスタ群の区切り「,」(カンマ)は表示しません。

例: PSHS PC, U, X, Y, DP, B, A, CC ↔ PSHS PC U X Y DP B A CC

(MOTOROLA社フォーマット) (TR4720フォーマット)

また、表示するレジスタ群の順序は、PC U (S) X Y DP B A CCであり、表示しないレジスタがある場合は、左づめとなります。

4-2-2 μPの特別の動作における表示について

1. 「HALT」の場合: $\overline{\text{HALT}}$ ラインがローになりますと、BA=1, BS=1となり、アドレス・バス, データ・バス, R/Wラインがハイ・インピーダンスとなりますので、データの取込みはしません。S&Tモードでの対応関係に注意して下さい。
2. ノンマスクابل・インタラプト ($\overline{\text{NMI}}$) , およびインタラプト・リクエスト ($\overline{\text{IRQ}}$) の場合: $\overline{\text{NMI}}$, または $\overline{\text{IRQ}}$ が受け付けられますと、μPの内部レジスタは、ハードウェア・スタックへ退避され、次にベクタ・アドレスの内容を読み、処理ルーチンへ制御が移ります。

このインタラプトのシーケンスを測定する場合は、ニームニック表示の時、次の点に注意して下さい。

- a. 例に示しました※1に位置する命令は、正確な表示ではありません。また、実行もされておられません。
- b. ※1に位置する命令によって、※2〔SP(n)〕, ※3〔SP(n-1)〕のデータが表示されない場合があります。これは、※1に位置する命令のオペランドとして使用されてしまうことによります。
- c. ※1に位置する命令が、2バイト長のオペコードの場合、

例: 10 ?OP

のように表示されます。

- d. ※1に位置する命令が、ポスト・バイトを伴う命令である場合、

例: A0 ?PS

と表示されるときがあります。

したがって、インタラプト・シーケンスを正しく測定したい場合は、アプソリュート表示を使用されることをお勧めします。

アブソリュート表示

例:	[ADRS]	[DATA]	
	F8AC	73 / OP	... インタラプト受付
	F8AC	73 / RD	
	00FF	AC / WR	... PCL
	00FE	F8 / WR	... PCH
	00FD	FF / WR	... USL
	00FC	00 / WR	... USH
	00FB	14 / WR	... IYL
	00FA	00 / WR	... IYH
	00F9	A9 / WR	... IXL
	00F8	F8 / WR	... IXH
	00F7	00 / WR	... DP
	00F6	00 / WR	... ACCB
	00F5	00 / WR	... ACCA
	00F4	94 / WR	... CCR
※4	FFFC	FB / RD	} ベクタ・アドレス 内容の読出し
※5	FFFD	06 / RD	
	FB06	AE / OP	... 処理ルーチン
	FB07	E6 / RD	
	0080	64 / RD	
	0081	31 / RD	

レジスタ内容の
退避

ベクタ・アドレス
内容の読出し

ニーモニック表示

例:	[ADRS]	[DATA]
※1	F8AC	COM 73AC
※2		
※3	00FE	F8 / WR
	00FD	FF / WR
	00FC	00 / WR

00FB	14	/WR
00FA	00	/WR
00F9	A9	/WR
00F8	F8	/WR
00F7	00	/WR
00F6	00	/WR
00F5	00	/WR
00F4	94	/WR
FFFC	FB	/RD
FFFD	06	/RD
FB06	LDX	A, S
0080	64	/RD
0081	31	/RD

※4 $\overline{\text{NMI}}$ の場合は **FFFC**, $\overline{\text{IRQ}}$ の場合は **FFF8** となります。

※5 $\overline{\text{NMI}}$ の場合は **FFFD**, $\overline{\text{IRQ}}$ の場合は **FFF9** となります。

3. ファースト・インタラプト ($\overline{\text{FIRO}}$) の場合: $\overline{\text{FIRO}}$ が受け付けられますと、プログラム・カウンタとコンディション・コード・レジスタの内容だけがスタックに退避され、次にベクタ・アドレスの内容を読み、処理ルーチンへ制御が移ります。

なお、前項 2. の $\overline{\text{NMI}}$, $\overline{\text{IRQ}}$ の中で説明しました a. ~ d. につきましては、 $\overline{\text{FIRO}}$ においても同様です。

アブソリュート表示

例:	[ADRS]	[DATA]	
	F8AC	73	/OP . . . インタラプト受付
	F8AC	73	/OP
	00FF	AC	/WR . . . PCL
	00FE	F8	/WR . . . PCH
	00FD	94	/WR . . . CCR

} レジスタ内容の退避

FFF6	FA	/RD	} ベクタ・アドレス 内容の読出し
FFF7	00	/RD	
FA00	AE	/OP	... 処理ルーチン
FA01	E6	/RD	
0080	64	/RD	
0081	31	/RD	

ニーモニック表示

例：〔ADRS〕〔DATA〕

※1	F8AC	COM	73AC
※2			
※3	00FE	F8	/WR
	00FD	94	/WR
	FFF6	FA	/RD
	FFF7	00	/RD
	FA00	LDX	A, S
	0080	64	/RD
	0081	31	/RD

4. ソフトウェア・インタラプト (SWI, SWI2, SWI3) の場合：これらの命令が実行されますと、μPの内部レジスタはスタックに退避され、次にベクタ・アドレスの内容を読み、処理ルーチンへ制御が移ります。

SWI の場合は、※1のオペコードはありません。

アブソリュート表示

例：〔ADRS〕〔DATA〕

※1	FAA3	10	/OP2	
	FAA4	3F	/OP	
	00FF	A5	/WR	... PCL
	00FE	FA	/WR	... PCH
	00FD	FF	/WR	... USL
	00FC	00	/WR	... USH

} レジスタ内容の退避

	00FB	0A	/WR	...	IYL	レジスタ内容の 退避
	00FA	00	/WR	...	IYH	
	00F9	00	/WR	...	IXL	
	00F8	FB	/WR	...	IXH	
	00F7	00	/WR	...	DP	
	00F6	0A	/WR	...	ACCB	
	00F5	00	/WR	...	ACCA	
	00F4	98	/WR	...	CCR	
※2	FFF4	FB	/RD			ベクタ・アドレス 内容の読出し
※3	FFF5	02	/RD			
	FB02	AE	/OP	...	処理ルーチン	
	FB03	E6	/RD			
	0080	64	/RD			
	0081	31	/RD			

ニーモニック表示

(ADRS)	(DATA)	
FAA3	SWI2	
00FF	A5	/WR
00FE	FA	/WR
00FD	FF	/WR
00FC	00	/WR
00FB	0A	/WR
00FA	00	/WR
00F9	00	/WR
00F8	FB	/WR
00F7	00	/WR
00F6	0A	/WR
00F5	00	/WR
00F4	98	/WR

FFF4	FB	/RD
FFF5	02	/RD
FB02	LDX	A, S
0080	64	/RD
0081	31	/RD

- ※2 **SWI** の場合は **FFFA**, **SWI2** の場合は **FFF4**, **SWI3** の場合は **FFF2** とそれぞれなります。
- ※3 **SWI** の場合は **FFFB**, **SWI2** の場合は **FFF5**, **SWI3** の場合は **FFF3** とそれぞれなります。

第5章 動作チェック

CPUプローブ先端のデータ取込み点から、本体内部の「データ・メモリ」までの間に、コネクタやICなどによる多くの接続点があります。そのため、常に正しいデータの取込みが行なえるように、パーソナリティ・ボードには μ Pのバスおよびコントロール信号に準じたテスト・パターン発生器があり、背面パネルの**CPU PROBE TEST** ソケットへテストパターンが出力されています。このテスト・パターンによってチェックしますと、プローブ先端から「データ・メモリ」までのルートが正常に動作しているかどうか確認することができます。以下に示す手順でチェックを行なって下さい。

1. **CPU PROBE** に、40ピンDIPクリップ・コネクタあるいは40ピンDIPプラグ・コネクタを接続します。
2. 背面パネルの**CPU PROBE TEST** ソケットへは、プラグ・コネクタの場合は直接に、クリップ・コネクタの場合は付属の「40ピンDIP ICパッケージ」を取付けてから接続して下さい。
3. **TRACE** キーによって「**TRACE STATE ALL**」モードに設定します。次に**DEFAULT**キーを押して、全ての「トレース条件」を初期状態として下さい。
4. 「入力プロンプト」が「**TRIG-[ADRS]**」の位置にありますから**ENTRY**キーによって**0000**と入力します。
5. **RUN** キーを押しますと〔写真5〕に示すようなテスト・パターンがCRTディスプレイに表示されます。アドレス・バス・データとデータ・バスデータの各桁が同一の数字となっていることを確認して下さい。
6. 必要に応じて他のファンクションの基本動作の確認が行なえます。

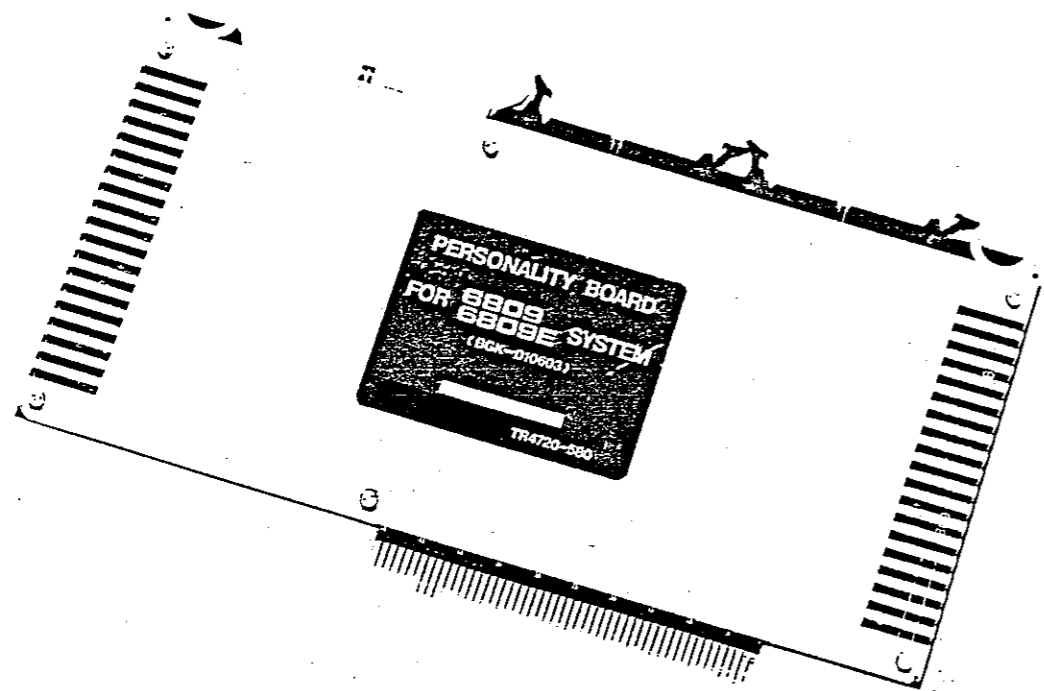


写真1 パーソナリティ・ボード

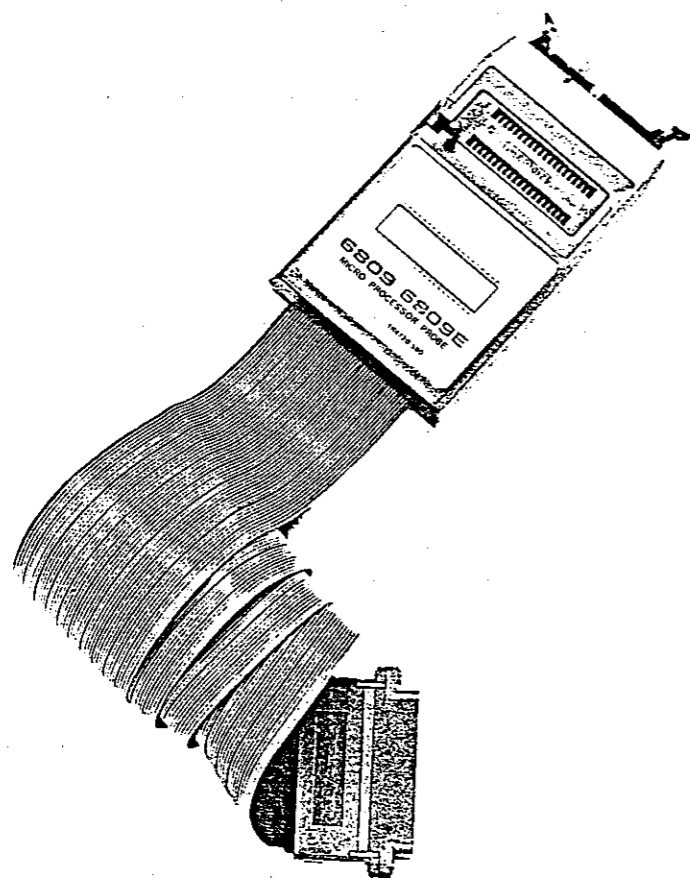
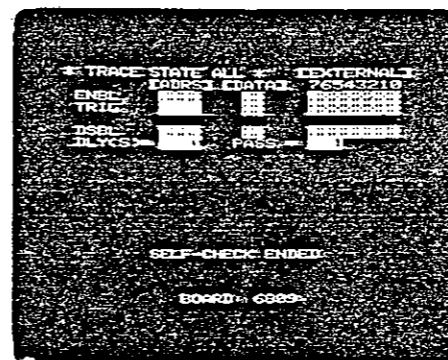


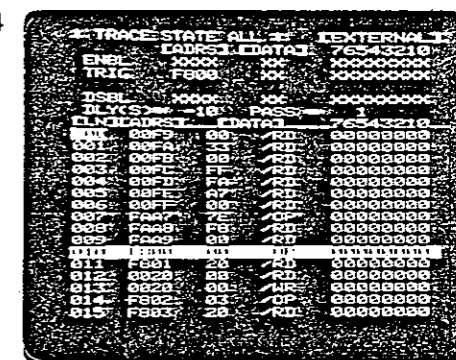
写真2 CPUプローブ

写真3



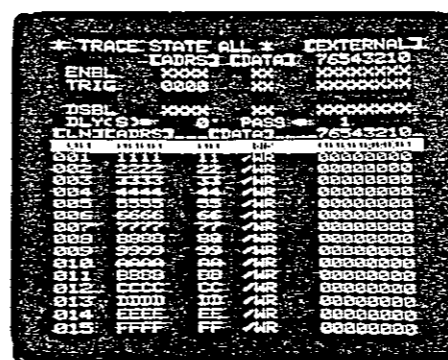
POWER ON時のパーソナリティ・ボード
名称表示

写真4

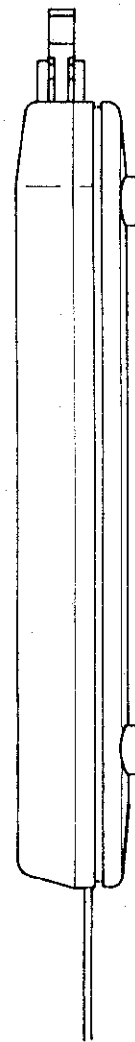
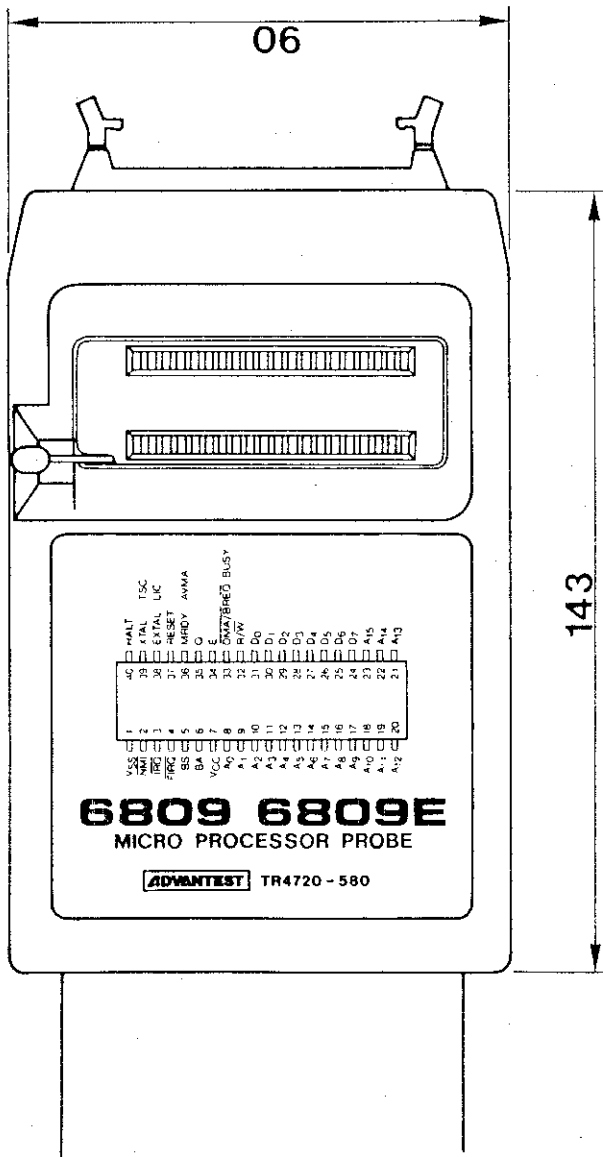
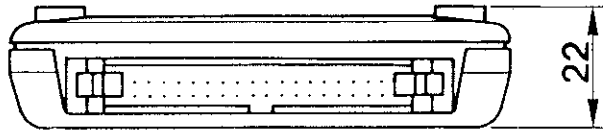


「TRACE STATE ALL」
ABSモードの表示

写真5



テスト・パターン



TR4720-580
EXTERNAL VIEW

本製品に含まれるソフトウェアのご使用について

本製品に含まれるソフトウェア（以下本ソフトウェア）のご使用について以下のことにご注意下さい。

ここでいうソフトウェアには、本製品に含まれる又は共に使用されるコンピュータ・プログラム、将来弊社よりお客様に提供されることのある追加、変更、修正プログラムおよびアップデート版のコンピュータ・プログラム、ならびに本製品に関する取扱説明書等の付随資料を含みます。

使用許諾

本ソフトウェアの著作権を含む一切の権利は弊社に帰属いたします。

弊社は、本ソフトウェアを本製品上または本製品とともに使用する限りにおいて、お客様に使用を許諾するものといたします。

禁止事項

お客様は、本ソフトウェアのご使用に際し以下の事項は行わないで下さい。

- 本製品使用目的以外で使用する事
- 許可なく複製、修正、改変を行う事
- リバース・エンジニアリング、逆コンパイル、逆アセンブルなどを行う事

免責

お客様が、本製品を通常の用法以外の用法で使用したことにより本製品に不具合が発生した場合、およびお客様と第三者との間で著作権等に関する紛争が発生した場合、弊社は一切の責任を負いかねますのでご了承下さい。

保証について

製品の保証期間は、お客様と別段の取り決めがある場合または当社が特に指定した場合を除き、製品の納入日(システム機器については検取日)から1年間といたします。保証期間中に、当社の責めに帰する製造上の欠陥により製品が故障した場合、無償で修理いたします。ただし、下記に該当する場合は、保証期間中であっても保証の対象から除外させていただきます。

- 当社が認めていない改造または修理を行った場合
- 支給品等当社指定品以外の部品を使用した場合
- 取扱説明書に記載する使用条件を超えて製品を使用した場合(定められた許容範囲を超える物理的ストレスまたは電流電圧がかかった場合など)
- 通常想定される使用環境以外で製品を使用した場合(腐食性の強いガス、塵埃の多い環境等による電気回路の腐食、部品の劣化が早められた場合など)
- 取扱説明書または各種製品マニュアルの指示事項に従わずに使用された場合
- 不注意または不当な取扱により不具合が生じた場合
- お客様のご指示に起因する場合
- 消耗品や消耗材料に基づく場合
- 火災、天変地異等の不可抗力による場合
- 日本国外に持出された場合
- 製品を使用できなかったことによる損失および逸失利益

当社の製品の保証は、本取扱説明書に記載する内容に限られるものとします。

保守に関するお問い合わせについて

長期間にわたる信頼性の保証、国家標準とのトレーサビリティを実現するためにアドバンテスタでは、工場から出荷された製品の保守に対し、カスタマ・エンジニアを配置しています。

カスタマ・エンジニアは、故障などの不慮の事故は元より、製品の長期間にわたる性能の保証活動にフィールド・エンジニアとしても活動しています。

万一、動作不良などの故障が発生した場合には、当社のMS(計測器)コールセンターにご連絡下さい。

製品修理サービス

- 製品修理期間
製品の修理サービス期間は、製品の納入後10年間とさせていただきます。
- 製品修理活動
当社の製品に故障が発生した場合、当社に送っていただく引取り修理、または当社技術員が現地に出張しての出張修理にて対応いたします。

製品校正サービス

- 校正サービス
ご使用中の製品に対し、品質および信頼性の維持を図ることを目的に行うもので、校正後の製品には校正ラベルを貼付けし、品質を保証いたします。
- 校正サービス活動
校正サービス活動は、株式会社アドバンテスタ カスタマサポートに送っていただく引取り校正、または当社技術員が現地に出張しての出張校正にて対応いたします。

予防保守のおすすめ

製品にはエレクトロニクス部品およびメカニカル部品の一部に寿命を考慮すべき部品を使用しているため、定期的な交換を必要とします。適正な交換期間を過ぎて使用し発生した障害に対しては、修理および性能の保証ができません場合があります。

アドバンテスタでは、このようなトラブルを未然に防ぐため、予防保守が有効な手段と考え、予防保守作業を実施する体制を整えています。

各種の予防保守を定期的実施することで、製品の安定稼働を図り、不意の費用発生を防ぐため、年間保守契約による予防保守の実施をお勧めいたします。

なお、年間保守契約は、製品、使用状況および使用環境により内容が変わりますので、最寄りの弊社営業支店にお問い合わせ下さい。

ADVANTEST®

<http://www.advantest.co.jp>

株式会社アドバンテスタ

本社事務所
〒100-0005 千代田区丸の内1-6-2 新丸の内センタービルディング
TEL: 03-3214-7500 (代)

第4アカウント販売部(東日本)
〒100-0005 千代田区丸の内1-6-2 新丸の内センタービルディング
TEL: 0120-988-971
FAX: 0120-988-973

第4アカウント販売部(西日本)
〒564-0062 吹田市垂水町3-34-1
TEL: 0120-638-557
FAX: 0120-638-568

★計測器に関するお問い合わせ先

(製品の仕様、取扱い、修理・校正等計測器関連全般)

MS(計測器)コールセンタ ☎ TEL 0120-919-570
FAX 0120-057-508
E-mail: icc@acs.advantest.co.jp